



Escola d'Enginyeria de Telecomunicació i
Aeroespacial de Castelldefels

UNIVERSITAT POLITÈCNICA DE CATALUNYA

TRABAJO FINAL DE GRADO

TÍTULO DEL TFG: Diseño de una etapa amplificadora para un integrador de señales de banda ancha en un sistema híbrido coherente.

TITULACIÓN: Grado en Ingeniería de Sistemas de Telecomunicación

AUTOR: Miguel Pecellin Vázquez

DIRECTOR: José María González Arbesú
Aniceto Belmonte Molina

FECHA: 06 FEBRERO 2018

Título: Diseño de una etapa amplificadora para un integrador de señales de banda ancha en un sistema híbrido.

Autor: Miguel Pecellin Vázquez

Director: José María González Arbesú
Aniceto Belmonte Molina

Fecha: 06 febrero 2018

Resumen

En los últimos años, la comunicación óptica por el espacio libre se ha convertido en una alternativa viable a la fibra óptica y a los sistemas de radio frecuencia (RF), gracias a su gran robustez contra interferencias y con la ventaja de trabajar en longitudes de onda ópticas (flexibilidad, bajas pérdidas, menor tamaño y mayor ancho de banda).

Aunque los sistemas de RF aún son usados en muchas aplicaciones, la necesidad de aumentar el ancho de banda y la velocidad de transmisión de datos hace clara la necesidad de un cambio hacia la comunicación óptica por espacio libre (FSO). Para conseguir una transmisión correcta, los transceptores necesitan verse mutuamente.

Sin embargo, también existen desafíos ambientales entre los enlaces de comunicaciones ópticas por el espacio libre. Uno de ellos son las turbulencias atmosféricas. Estas turbulencias causan fluctuaciones tanto en la amplitud como en la fase de la señal de luz recibida y también provocan desvanecimientos en el frente de onda, degradando significativamente el enlace.

En un Treball Final de Grau (TFG) anterior, se propuso una solución para resolver el desvanecimiento de señal causado por las turbulencias atmosféricas usando un sistema híbrido (óptico y RF) formado por una matriz de cuatro subaperturas. En dicho proyecto se demostró la viabilidad de la técnica a la hora de compensar la turbulencia atmosférica con señales de hasta 2 GHz de ancho de banda usando dispositivos hardware comerciales.

En el presente proyecto se pretende diseñar y fabricar un prototipo de la etapa de amplificación de dicho sistema en un ancho de banda comprendido entre los 1.45GHz y 2.45 GHz, así como realizar medidas y comparaciones con las placas de evaluación de los dispositivos comerciales que la constituyen. Por último, se propondrá un diseño integrado en una única placa de todo el hardware que se fabrique en este proyecto.

Agradecimientos

Quiero agradecer de corazón a todos aquellos que han confiado en mí para que este proyecto sea hoy una realidad, en especial:

A Chema, por haber aceptado ayudarme y creer en mi proyecto desde el primer momento. Gracias por haber tenido la paciencia y dedicación suficiente para ayudarme a sacarlo adelante. Sin tu ayuda, no hubiera podido.

A Marta, por haberme animado a emprender una iniciativa como ésta y, en especial, por ser esa hada madrina que me ha iluminado siempre en los momentos de oscuridad.

Al equipo del servicio técnico de la UPC, en especial a Juanjo, por ayudarme a fabricar y a soldar las placas y para prestarme material siempre que me ha sido necesario.

A mis padres, por haberme apoyado y ayudado día a día con el proyecto y sobre todo con la carrera. Sé que ha sido difícil, pero ha merecido la pena.

A todos mis amigos y compañeros de clase, en especial a los que vosotros sabéis, por enseñarme que la Universidad no solo se vive en las aulas sino también en las gradas.

Gracias a todos por haber participado en una parte de mi carrera tan importante. Todos habéis puesto vuestro grano de arena para poder salir adelante en los momentos difíciles. Gracias, una vez más.

ÍNDICE

ACRÓNIMOS.....	6
CAPÍTULO 1. INTRODUCCION.....	7
1.1. Resumen del sistema	7
1.2. Software Empleado.....	8
1.2.1. Advanced Design System	9
1.2.2. Eagle Light	9
1.2.3. Matlab.....	9
CAPÍTULO 2. ESTUDIO PRELIMINAR	10
2.1. Dispositivos comerciales.....	10
2.2. Circuitos impresos	16
2.1.1. Composición de la PCB	16
2.1.2. Componentes y encapsulados.....	18
2.1.3. Conectores	19
2.3. Instrumentación	20
2.4. Parámetros S y medidas de ruido	22
Ganancia de Potencia	23
Pérdidas de Retorno en los puertos.....	24
Pérdidas de Inserción.....	25
Aislamiento	25
Comportamiento de Fase y Retardo de Grupo	25
Figura de ruido y factor de ruido	26
CAPÍTULO 3. AMPLIFICADOR LEE-39+	27
3.1. Diseño.....	27
3.2. Caracterización	30
CAPÍTULO 4. DAT-15R5A-SP+.....	35
4.1. Diseño.....	35
4.2. Caracterización	39
CAPÍTULO 5. DIVISOR GP2S1+	44
5.1. Diseño.....	44
5.2. Caracterización	46
CAPÍTULO 6. PROTOTIPO INTEGRADO	50

6.1. Ajustes	50
6.2. Diseño.....	51
CAPÍTULO 8. VALORACION ECONOMICA	53
CAPÍTULO 9. CONCLUSIONES.....	56
CAPÍTULO 10. REFERENCIAS	57

ACRÓNIMOS

ADS	<i>Advanced Design System</i>
AP	<i>Atenuador Programable</i>
BGA	<i>Ball Grid Array</i>
DC	<i>Direct Current</i>
DSP	<i>Digital Signal Processor</i>
EETAC	<i>Escola d'Enginyeria de Telecomunicació i Aeroespacial de Castelldefels</i>
FSO	<i>Free Space Optics</i>
G	<i>Gain</i>
IL	<i>Insertion Losses</i>
LE	<i>Latch Enable</i>
LNA	<i>Low Noise Amplifier</i>
MC	<i>Mini Circuits</i>
MSB	<i>Most Significant Bit</i>
PCB	<i>Printed Circuit Board</i>
RF	<i>Radio Frequency</i>
SMD	<i>Surface Mounted Device</i>
SNR	<i>Signal to Noise Ratio</i>
TFG	<i>Treball Final de Grau</i>
THD	<i>Through Hole Device</i>
VNA	<i>Vector Network Analyzer</i>

CAPÍTULO 1. INTRODUCCION

En este primer capítulo introductorio se pretende describir brevemente el sistema integrador de señales de banda ancha en un sistema híbrido óptico y RF. Para ello, se elabora un diagrama de bloques que resume cada módulo del sistema y se comenta su función. Por último, se enumera y se describe el software que se ha requerido para la elaboración de este TFG.

1.1. Resumen del sistema

En este subapartado se pretende explicar con más detalle el sistema híbrido coherente que tiene como objetivo resolver el desvanecimiento de la señal causado por las turbulencias atmosféricas. Se trata de un sistema híbrido ya que este receptor está compuesto por una primera etapa que capta señal en el dominio óptico y lo traslada al dominio de RF para el tratado de la señal. Por otro lado, el sistema se considera coherente porque conoce cierta información de la señal que recibe.

Para poder entender completamente el contenido y objetivos de este documento es necesario tener una idea global del sistema y de los diferentes bloques que lo conforman. Para ello, se trata de mostrar de forma ilustrativa el diagrama de boques asociado a dicho sistema.

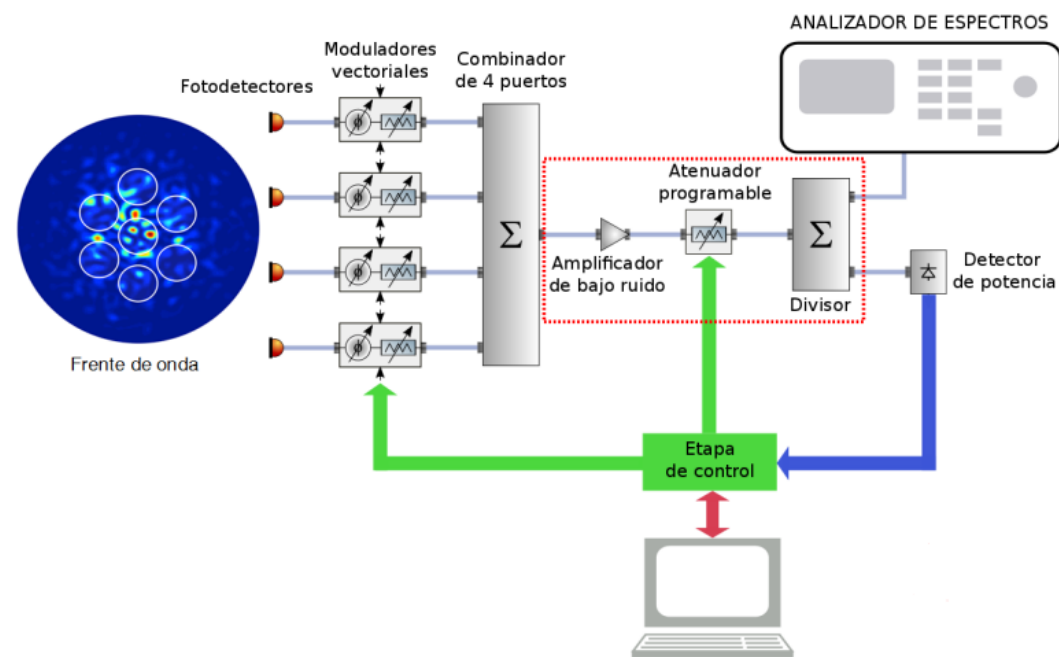


Fig. 1.1 Diagrama de bloques del sistema híbrido coherente al completo.

Como se puede apreciar en la Fig 1.1, la estructura del sistema se compone de varios elementos. Específicamente, la parte óptica del sistema está formada por un conjunto de múltiples fotodetectores a cargo de capturar el frente de onda y trasladar la señal óptica al dominio de RF.

Entonces, la señal se distribuye por cuatro canales diferentes teniendo cada uno un modulador vectorial. Los moduladores vectoriales son los responsables de alterar la magnitud y fase de la señal entrante para lograr la alineación de los canales.

Posteriormente, se usa un combinador de potencia de cuatro canales para sumar la señal de salida de cada modulador vectorial y generar una única señal resultante que se conecta a un amplificador de bajo ruido (LNA) seguido de un atenuador programable que se encarga de alterar el módulo de la señal resultante mediante diferentes estados de atenuación.

Seguido de estos dos elementos nos encontramos con un divisor de potencia de dos puertos que distribuye la señal a un detector de potencia y a un analizador de espectros. La función del detector de potencia es convertir la potencia de RF en su entrada a una tensión a su salida, mientras que el analizador de espectros representaría al receptor que se encargaría de la demodulación de la señal.

En este punto, contamos con una señal analógica que entra en la etapa de control, dónde hallamos un procesador de señales digitales que toma el control de todos los componentes y que, mediante un algoritmo, establece las magnitudes y fases requeridas de cada modulador vectorial para poder alinear los canales correctamente y corregir los errores tanto del sistema como los introducidos por el canal.

Sin embargo, en este proyecto sólo se pretenden implementar los tres bloques enmarcados en el rectángulo rojo (ver Fig 1.1). Dichos bloques corresponden a la etapa de amplificación del sistema formada por un amplificador de bajo ruido, un atenuador programable y un divisor de potencia. En el diseño del prototipo final se incluye también el combinador de cuatro canales.

Inicialmente, se dispone de las tarjetas de evaluación comerciales tanto del amplificador como del atenuador programable, así como del divisor de potencia. Lo que se pretende es integrar estos subsistemas en una única placa, con un sustrato diferente al de las placas de evaluación (Rogers 4003C), por lo que se comienza diseñando una placa de evaluación de cada uno de ellos con dicho sustrato.

1.2. Software Empleado

En los siguientes subapartados se presentan las herramientas que han sido utilizadas para la elaboración de este proyecto, así como una breve descripción de cada una de ellas.

1.2.1. Advanced Design System

ADS (*Advanced Design System*) es un programa de automatización de diseños electrónicos, producido por *Keysight Technologies* [1]. Proporciona un entorno de diseño integrado a los desarrolladores de productos electrónicos de RF, como teléfonos móviles, redes inalámbricas, comunicaciones por satélite, radares y radioenlaces de alta velocidad.

ADS soporta cada etapa necesaria para el diseño, desde la captura del esquemático hasta la simulación de circuitos y campos electromagnéticos en el dominio frecuencial y temporal.

Se opta por elegir este programa ya que es posible adquirir una licencia gratuita como estudiante y permite caracterizar y optimizar completamente un diseño RF sin necesidad de cambiar de herramienta.

1.2.2. Eagle Light

Eagle (abreviación de *Easily Applicable Graphical Layout Editor*) [2] es un programa de diseño de diagramas y PCBs desarrollado por *Cadsoft Computer GmbH*.

Este programa es comúnmente conocido y utilizado debido a que muchas versiones de este programa tienen una licencia gratuita y gran cantidad de bibliotecas de componentes que se pueden encontrar en la red.

El editor de Eagle es capaz de producir archivos GERBER y otros formatos típicos utilizados en el momento de la producción. Además, permite el uso de ULPs (*User Language Programmes*), son un tipo de scripts escritos en un lenguaje de programación parecido a C que son capaces de añadir funciones personalizadas en Eagle. En este proyecto se utilizará una ULP que permite importar ficheros generados con AutoCad LT.

1.2.3. Matlab

MATLAB (*Matrix Laboratory*) [3] es una herramienta de software matemático que ofrece un entorno de desarrollo integrado con un lenguaje de programación propio (lenguaje M). Está disponible para las plataformas Unix, Windows, Mac OS X y GNU/Linux.

Entre sus prestaciones básicas se hallan: la manipulación de matrices, la representación de datos y funciones, la implementación de algoritmos, la creación de interfaces de usuario.

En este proyecto, se usa para controlar la comunicación entre los diferentes equipos de instrumentación empleados para caracterizar el comportamiento de las PCBs diseñadas, así como para la representación gráfica de datos y funciones de interés.

CAPÍTULO 2. ESTUDIO PRELIMINAR

En este capítulo se pretende describir las características principales de los dispositivos comerciales empleados en la etapa de amplificación. Posteriormente, se presentan los materiales que se van a usar para fabricar las PCB. En esta sección se pretende definir el tipo de circuito impreso, la elección del sustrato y los ajustes que hay que realizar sobre la placa de evaluación de los tres dispositivos para obtener los resultados esperados tras su fabricación. Por último, se describe la instrumentación y el método de medida necesario para caracterizar las PCB fabricadas.

2.1. Dispositivos comerciales

En este proyecto, se pretende rediseñar la placa de evaluación de los tres módulos asociados a la etapa de amplificación del sistema híbrido coherente adaptándola a un nuevo sustrato, en concreto al RO4003C [4]. A continuación, se describen los tres módulos comerciales ya probados en la configuración del sistema.

Amplificador LEE-39+

El LEE-39+ [5] es un amplificador de banda ancha que ofrece un alto rango dinámico. Se incluye en un encapsulado de plástico de $3 \times 3 \text{ mm}^2$. El tiempo medio entre fallos esperado es de 6.000 años a una temperatura de 85 °C.

Las principales características del amplificador LEE-39+ son las siguientes:

- DC-8 GHz
- Ganancia típica de 20.8 dB en 2 GHz
- Adaptado internamente a 50Ω
- Potencia de salida plana hasta 10 GHz

A continuación, se provee una vista inferior del LEE-39, para poder entender las conexiones eléctricas de los pines y su correcto posicionamiento:

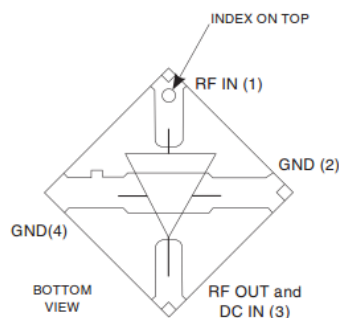


Fig. 2.1 Vista inferior del LEE-39+ [5].

Como se puede observar en la Fig 2.1, el chip consta de 4 pines de los cuales se comenta brevemente su función:

Nomenclatura	#Puerto	Funcionalidad
RF IN	1	Es el puerto de entrada de la señal RF del chip. Este pin requiere el uso de un condensador externo para el bloqueo de la señal DC, a la frecuencia de operación del sistema.
RF OUT and DC-IN	3	Es el puerto de salida de la señal de RF del chip. En este pin se encuentra un voltaje DC; por ello, se requiere el uso de un condensador de desacoplo para bloquear la señal de continua.
GND	2,4	Son los puertos de conexiones a masa. Para reducir la inductancia producida por el recorrido de las señales a masa se recomienda el uso de vías a masa.

Tabla. 2.1 Numeración y descripción de los puertos del LEE-39+.

Atenuador DAT-15R5A-SP

En la etapa de amplificación se utiliza un atenuador programable para reducir el nivel de potencia de una señal añadiendo una cierta cantidad de pérdidas, pero sin pérdida de ancho de banda. Específicamente, reduce el valor de la señal de salida respecto a la entrada para que coincida con el rango de funcionamiento del detector de potencia.

El atenuador comercial que se ha probado es el DAT-15R5A-SP [6] de MiniCircuits Este atenuador programable ofrece un margen de atenuación de hasta 15.5 dB en pasos de 0.5 dB. El control se compone de una interfaz serie de 5 bits, que funciona con una sola alimentación de +3 voltios.

A continuación, se provee una vista de planta del DAT-15R5A-SP+, para poder entender las conexiones eléctricas de los pines y su correcto posicionamiento:

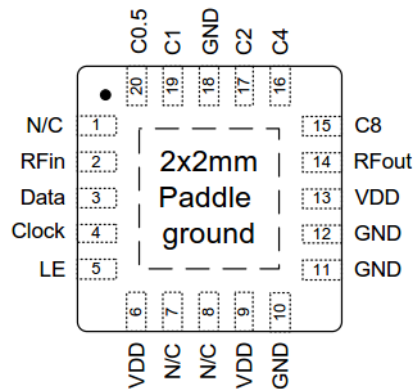


Fig. 2.2 Vista de planta del DAT-15R5A-SP+ [6].

Como se puede observar el chip consta de una huella central que debe ir soldada a masa, además de 20 pines de los cuales se comenta brevemente su función:

Nomenclatura	#Puerto	Funcionalidad
N/C	1,7,8	Pines sin conectar
RFin	2	Pin de entrada de la señal de RF
Data	3	Pin para la interfaz serie de entrada de datos
Clock	4	Pin de interfaz serie para la entrada de la señal de sincronismo
LE	5	Pin para la habilitación del bloqueo, del inglés, <i>Latch Enable</i>
VDD	6,9,13	Pines para la alimentación positiva
GND	10,11,12,18	Pines para conexión a masa
C8	15	Pin para el bit de control de atenuación, 8 dB
C4	16	Pin para el bit de control de atenuación, 4 dB
C2	17	Pin para el bit de control de atenuación, 2 dB
C1	19	Pin para el bit de control de atenuación, 1 dB
C0.5	20	Pin para el bit de control de atenuación, 0.5 dB

Tabla. 2.2 Numeración y descripción de los puertos de entrada del DAT-15R5A-SP+.

Para poder controlar las variaciones de atenuación es necesario el uso de un microcontrolador. En este proyecto se usa un procesador digital de señales (DSP) que usa una función escrita en C para conmutar los estados de atenuación. A continuación, se muestra un diagrama de bloques que engloba las siguientes etapas de dicha función.

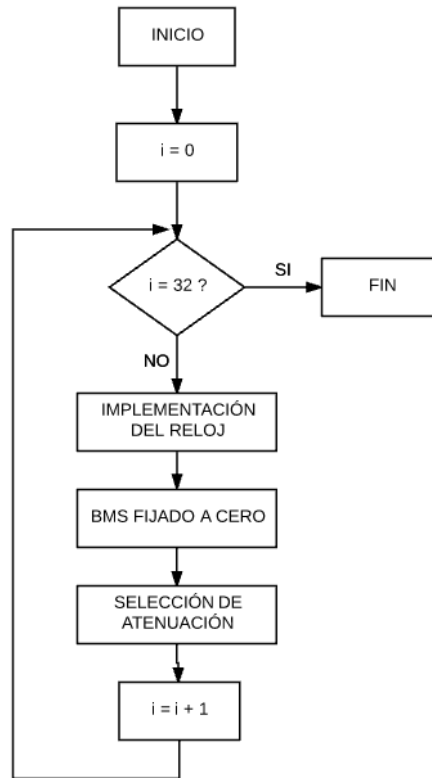


Fig. 2.3 Diagrama de bloques del algoritmo del AP.

Para facilitar el entendimiento de cada estado, a continuación, se muestran unas imágenes de cada uno de ellos desglosado:

1. Implementación del Reloj

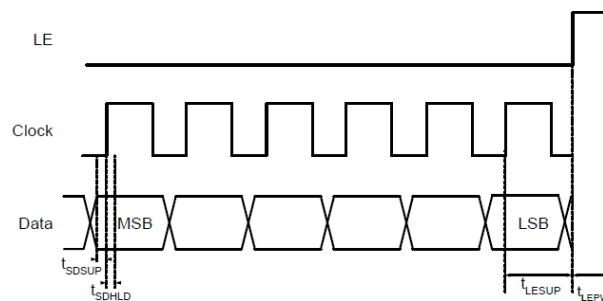


Fig. 2.4 Diagrama de sincronización de la interfaz serie [6].

2. Bit más significativo (MSB) puesto a cero y mapa de registro de bits

Mapa de registro del atenuador de 5 bits					
B5	B4	B3	B2	B1	B0
0	C8	C4	C2	C1	C0.5
MSB					LSB

Tabla. 2.3 Mapa de registro de bits del atenuador programable.

El bit de inicio (B5) siempre debe de estar a nivel bajo para prevenir que el atenuador entre en un estado desconocido.

3. Selección del estado de atenuación

Estado de Atenuación	C8	C4	C2	C1	C0.5
Referencia	0	0	0	0	0
0.5 (dB)	0	0	0	0	1
1 (dB)	0	0	0	1	0
2 (dB)	0	0	1	0	0
4 (dB)	0	1	0	0	0
8 (dB)	1	0	0	0	0
15.5 (dB)	1	1	1	1	1

Tabla. 2.4 Tabla de la verdad de una posible combinación con 5 bits.**Divisor GP2S1**

El divisor de potencia se trata de un dispositivo pasivo y recíproco que nos permite dividir la potencia de una cierta señal de entrada en N señales diferentes, habitualmente por un factor $1/N$ para cada una de las señales resultantes. Al tratarse de un dispositivo pasivo no requiere ningún tipo de alimentación externa y, por ello, no añade ganancia adicional al sistema. Sin embargo, la reciprocidad del divisor de potencia nos permite no solo dividir una señal en dos sino su efecto inverso, es decir, combinar dos señales en una señal resultante de la suma de las dos.

El divisor comercial que se ha probado es el GP2S1+ [7] de MiniCircuits, el cual se utilizará para dividir la señal procedente de la salida del atenuador en dos señales; una señal de salida del divisor se conectará directamente a la etapa de control para poder aplicar las correcciones necesarias en la etapa de amplificación, y la otra señal será la salida del sistema.

A continuación, se provee una vista inferior del GP2S1+ y una tabla resumen con las conexiones eléctricas de este:

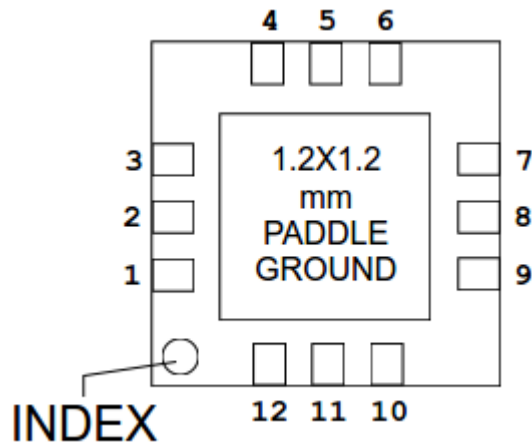


Fig. 2.5 Vista inferior del GP2S1+ [7].

Nomenclatura	#Puerto	Funcionalidad
RF IN	1	Es el puerto de entrada de la señal RF del chip.
RF OUT	3	Es el puerto de salida de la señal de RF del chip.
GND	2,4	Son los puertos de conexiones a masa. Para reducir la inductancia producida por el recorrido de las señales a masa se recomienda el uso de vías a masa.

Tabla 2.5 Numeración y descripción de los puertos del GP2S1+.

Por último, se provee las dimensiones físicas del chip y su huella. Dicha información es muy útil para poder diseñar la placa de evaluación que integra el chip y para su futuro posicionamiento una vez se suelde.

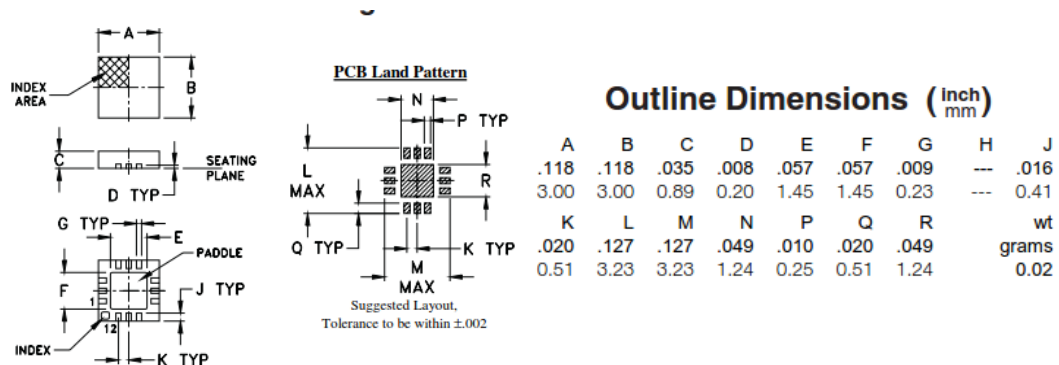


Fig 2.6. Diseño y dimensiones del chip y la huella del GP2S1+ [7].

2.2. Circuitos impresos

Un circuito impreso o PCB es un soporte de material aislante donde se conectan entre sí puntos de un circuito eléctrico mediante pistas conductoras adheridas a él. El circuito impreso suele servir de soporte físico para la colocación y soldadura de los componentes.

En este proyecto se pretende fabricar circuitos impresos sencillos que solamente contienen pistas de cobre (*wires*) por una de las superficies de la placa. A estas placas se las conoce como circuitos impresos de una capa.

Podemos diferenciar los elementos que conforman una PCB en tres grandes bloques que se describirán brevemente:

- Composición de la PCB
- Componentes y encapsulados
- Conectores

2.1.1. Composición de la PCB

La mayoría de los circuitos impresos se componen por entre una a dieciséis capas de material conductor, separadas y soportadas por capas de material aislante (sustrato) laminadas entre sí. Dependiendo de la cantidad de señales que se quieren enrutar varía el número de capas de la PCB.

Las capas pueden conectarse a través de orificios, llamados vías. Los orificios pueden ser electrocubiertos (metalizados). Para conectar cada capa del circuito, el fabricante, mediante un proceso químico deposita en todas las superficies expuestas del panel, incluyendo las paredes del agujero una fina capa de cobre químico. Esto crea una base metálica de cobre puro. Otra opción para dar conductividad entre las capas sería la utilización de pequeños remaches.

Para la elaboración de las PCB's se usa como material conductor cobre electrolítico, con un grosor que oscila entre los 35 μm y 70 μm . Podemos diferenciar dos elementos:

- PAD. Es la zona de cobre donde se sueldan las patillas de los componentes.
- Pistas (*Wires*). Son las tiras de cobre que se usan para unir entre sí las patillas de los distintos componentes.

MSUB MSUB RO4003C H=1.524 mm Er=3.55 Mur=1 Cond=5.8E+7 Hu=1.0e+033 mm T=35 um TanD=0.0027 Rough=0 mm	MLIN TL2 Subst="RO4003C" W=3.463570 mm L=46.009100 mm	MSUB MSUB RO4350B H=1.524 mm Er=3.66 Mur=1 Cond=5.8E+7 Hu=1.0e+033 mm T=35 um TanD=0.0037 Rough=0 mm	MLIN TL4 Subst="RO4350B" W=3.29238 mm L=45.4642 mm	MSUB MSUB FR4 H=0.381 mm Er=4.7 Mur=1 Cond=5.8E+7 Hu=1.0e+033 mm T=8.75 um TanD=0.014 Rough=0 mm	MLIN TL5 Subst="FR4" W=0.685605 mm L=41.2387 mm
---	--	---	---	---	--

Fig. 2.8 Dimensiones de una línea microtira de 50Ω y 180° de desfase con los sustratos RO4003C, RO4350B y FR4 calculadas con el software ADS.

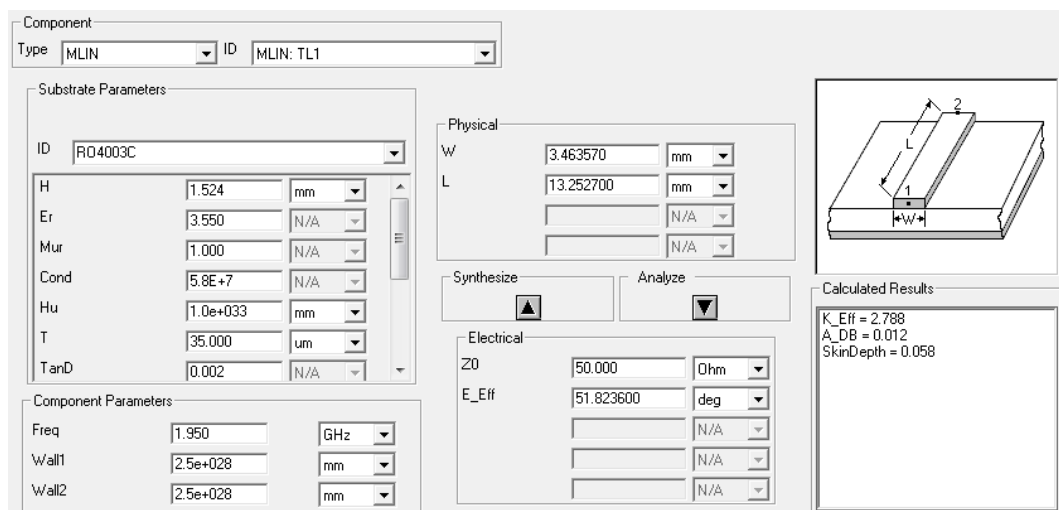


Fig. 2.9 Simulación con la herramienta *LineCalc* de ADS del sustrato RO4003C.

2.1.2. Componentes y encapsulados

Los componentes electrónicos de RF son muy sensibles, incluso una pequeña partícula de polvo o gota de agua puede afectar su funcionamiento. Para combatir estos problemas los componentes se encuentran protegidos por una carcasa o encapsulado.

En el mercado se encuentran diversos tipos de encapsulado de componentes electrónicos y es común encontrar varios para un mismo dispositivo. Actualmente, existen 3 grandes familias de encapsulados:

- THD (*Through Hole Device*). Son todos aquellos componentes que poseen pines para ser instalados en perforaciones metalizadas. Este tipo de encapsulado se suelda por la capa opuesta de la PCB.

- SMD/SMT (*Surface Mounted Device*). Son todos aquellos componentes que se montan superficialmente. Suelen tener un tamaño más reducido.
- BGA (*Ball Grid Array*). Este tipo de encapsulado se utiliza para chips que contienen una cantidad elevada de pines (de 300 a 1000). Se requiere de maquinaria muy especializada para su instalación ya que la alineación de los pines es fundamental.

En este proyecto, se opta por el uso de componentes SMD ya que son los más utilizados para diseños de RF y los más sencillos de soldar. Además, su tamaño permite fabricar circuitos más pequeños y densos.

Otro dato de interés de los componentes y sus encapsulados es su métrica. La métrica es el tamaño del componente en dos dimensiones y se suele expresar en milímetros o pulgadas. Es de vital importancia conocer qué métrica se requiere a la hora de elegir el componente, de manera que la huella de este se pueda soldar perfectamente al PAD del circuito impreso.

2.1.3. Conectores

Aunque existen varios tipos de conectores en el mercado, para la fabricación de las PCB en este proyecto se usan dos tipos de conectores:

SMA (SubMiniature versión A). Es un conector coaxial para RF fabricado como conector en miniatura para la transmisión de señales por cable coaxial con un mecanismo roscado. Presenta una impedancia constante de 50 Ohm y bajo coeficiente de reflexión. Proporciona resultados fiables en sistemas de banda ancha logrando la transmisión de señales de hasta 18 GHz. La temperatura de trabajo oscila entre -65°C y +165°C.

Pines de cable a placa. Es la terminal o patilla de cada uno de los contactos metálicos de un conector o componente fabricado de un material conductor. Para la aplicación de señales de alimentación y control al circuito se usan un tipo de pin con montaje superficial, para poder soldarlo fácilmente en el circuito impreso. Concretamente, se utilizará el modelo 802-PP-NNN [10] del fabricante Precidip. Estos conectores vienen en forma de array. A continuación, se muestra una imagen con las dimensiones del array y el tamaño de su huella para poder diseñarlo en el circuito impreso.

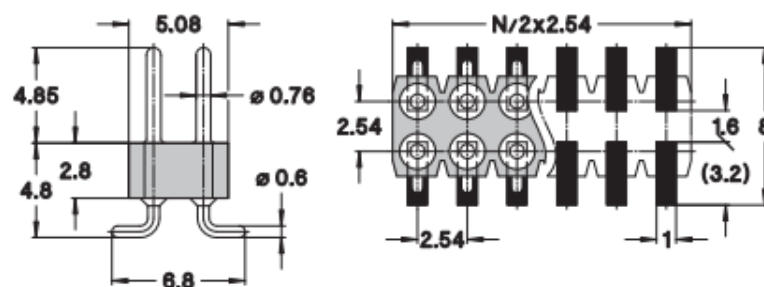


Fig. 2.10 Huella del array de pines SMD (dimensiones en mm) [10].

2.3. Instrumentación

En esta sección se provee un listado de toda la instrumentación necesaria para realizar la totalidad de las medidas, así como una breve descripción de cada uno de los equipos:

- Analizador de redes vectorial: Agilent E5071C
- Módulo de calibración electrónica: Agilent N4431B
- Fuente de alimentación: Agilent E3631A
- Generador de señales: Agilent E4433B
- Medidor de figura de ruido: HP 8970B

Agilent E5071C

El Agilent E5071C [11] es un analizador de redes con capacidad de medir rápidamente y a frecuencias de RF, con un gran rango de frecuencias desde 300 KHz hasta 20 GHz con un mínimo ancho de banda de 70 KHz para la frecuencia intermedia. Tiene un gran rango dinámico por encima de 123 dB y dispone de 4 puertos para realizar medidas balanceadas.

El Agilent E5071C es el equipo encargado de adquirir los parámetros S de los dispositivos a caracterizar.

Agilent N4431B

El Agilent N4431B [11] es un módulo para calibrar analizadores de redes a través de una interfaz USB de manera rápida, sencilla y precisa, ya que requiere un menor número de conexiones físicas que una calibración estándar con un kit de terminaciones mecánicas (circuito abierto, cortocircuito e impedancia del sistema).

El Agilent N4431B se encarga de conmutar de manera automática entre las cargas y transmite los factores de calibración de manera precisa al analizador de redes Agilent E5071C.

Agilent E3631A

El Agilent E3631A [11] es una fuente de alimentación con triple salida de 80 W cada una. Ofrece una salida desde 0 a 6 V, para 5A; desde 0 hasta +25 V para 1A; y desde 0 hasta -25 V, para 1A.

En este proyecto se utilizará el Agilent E3631A para alimentar el amplificador LEE+39 y el atenuador DAT-15RA.

Agilent E4433B

El Agilent E4433B [11] es un generador de señales que trabaja en un rango frecuencial que oscila entre los 250 KHz hasta 4 GHz.

Este generador de señales será el encargado de proveer las 3 señales de control necesarias para poder gestionar la variación de atenuación del DAT15A

HP 8970B

El HP 8970B [11] es un medidor de ruido con un rango frecuencial desde 10 MHz hasta 1600 MHz con una capacidad de medida de ruido que comprende desde 0 hasta 30 dB.

Este medidor de ruido será el responsable de calcular la figura de ruido y la ganancia del amplificador LEE-39+ en el rango frecuencial de 10 MHz hasta 1600 MHz. Como se puede observar, no será posible la medida de la figura de ruido en todo el rango de operación del amplificador, ya que el HP 8970B está obsoleto.

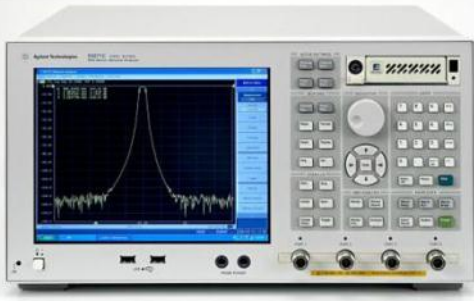
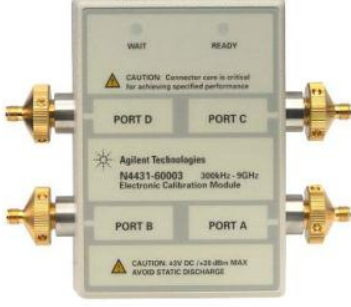



<p>Agilent E5071C</p> 	<p>Agilent N4431B</p> 
<p>Agilent E3631A</p> 	<p>Agilent E4433B</p> 
<p>HP 8970B</p> 	

Tabla. 2.7 Tabla ilustrativa con la instrumentación necesaria para la caracterización de las PCB.

La Tabla 2.7 ilustra gráficamente la instrumentación necesaria para la caracterización de las tres PCB.

2.4. Parámetros S y medidas de ruido

Los parámetros de dispersión, conocidos como parámetros S, se utilizan para describir el comportamiento eléctrico de redes eléctricas lineales cuando se someten a estímulos de señales en régimen permanente.

A pesar de ser aplicables a cualquier frecuencia, los parámetros S son usados principalmente para redes que operan en RF. En general, para redes prácticas los parámetros S cambian con la frecuencia a la que se miden. Por este motivo, siempre se debe especificar la frecuencia para cualquier medición de parámetros S, junto con la impedancia característica o la impedancia del sistema.

Los parámetros S se representan en una matriz y por lo tanto obedecen las reglas del álgebra de matrices. Muchas propiedades eléctricas útiles de las redes o de componentes pueden expresarse por medio de los parámetros S, como por ejemplo la ganancia, pérdidas de retorno, coeficiente de reflexión, aislamiento entre puertos, pérdidas de inserción, etc.

En el contexto de los parámetros S, dispersión se refiere a la forma en que las corrientes y tensiones que se desplazan en una línea de transmisión son afectadas cuando se encuentran con una discontinuidad debida a la introducción de una red en la línea de transmisión. Eso equivale a la onda encontrándose con una impedancia diferente a la impedancia característica de la línea.

En este proyecto se realizan medidas de Parámetros-S de dos puertos. En la matriz de Parámetros-S para redes de dos puertos, la relación entre la onda reflejada e incidente se determina mediante la expresión:

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix}$$

Cada ecuación representa la relación entre la onda reflejada e incidente en cada uno de los puertos, 1 y 2, en términos de cada parámetro S individual, S_{11} , S_{12} , S_{21} , y S_{22} . Si el puerto 2 se termina con una carga idéntica a la impedancia del sistema, se cumplirá el teorema de máxima transmisión de potencia, es decir, la componente b_2 será totalmente absorbida forzando que a_2 sea igual a cero. Teniendo en cuenta esta propiedad, se puede aplicar una nueva expresión de parámetros S más simplificada:

$$S_{11} = \frac{b_1}{a_1} \quad ; \quad S_{12} = \frac{b_1}{a_2} \quad ; \quad S_{21} = \frac{b_2}{a_1} \quad ; \quad S_{22} = \frac{b_2}{a_2}$$

Dónde cada parámetro sigue la siguiente descripción:

S_{11} es el coeficiente de reflexión en términos de voltaje en el puerto de entrada.

S_{12} es la ganancia en términos de voltaje entre los puertos 2 y 1.

S_{21} es la ganancia en términos de voltaje entre los puertos 1 y 2.

S_{22} es el coeficiente de reflexión en términos de voltaje en el puerto de salida.

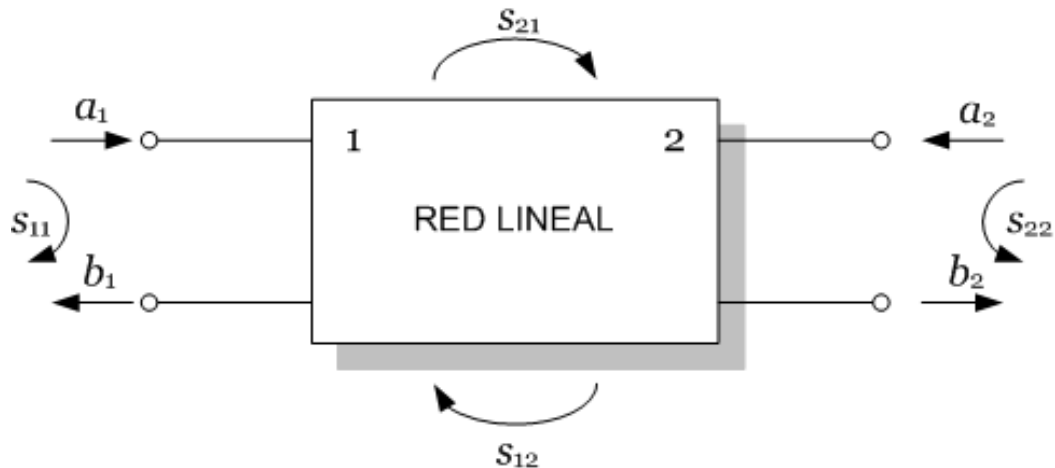


Fig. 2.11 Medida de parámetros S en un dispositivo de dos puertos.

$|a_i|^2$ es la potencia de la onda en el sentido natural de los puertos.

$|b_i|^2$ es la potencia de la onda en el sentido inverso de los puertos.

$|S_{11}|^2$ es la relación de potencia reflejada en el puerto de entrada.

$|S_{12}|^2$ es la relación de potencia transmitida entre los puertos 2 y 1.

$|S_{21}|^2$ es la relación de potencia transmitida entre los puertos 1 y 2.

$|S_{22}|^2$ es la relación de potencia reflejada en el puerto de salida.

En este proyecto, se pretende utilizar los parámetros-S para medir el comportamiento eléctrico de las PCBs fabricadas:

- Ganancia de potencia
- Pérdidas de inserción
- Pérdidas de retorno en los puertos
- Aislamiento

Ganancia de Potencia

La ganancia de potencia es una medida para determinar la capacidad que tiene un dispositivo para incrementar la potencia o amplitud de una señal entre los puertos de entrada y salida, añadiendo energía a la señal mediante una fuente de alimentación externa. La ganancia se define como la relación media entre la señal de salida y la señal de entrada en un mismo sistema, normalmente expresada en dB. Una ganancia mayor a 1 (0 dB)

implica que el dispositivo está amplificando la señal y que, por ello, es un dispositivo activo. Por otro lado, una ganancia inferior a 1, implica que el circuito es pasivo.

Se puede definir la ganancia de potencia como:

$$Ganancia [dB] = 10 \log_{10} \left(\frac{P_{out}}{P_{in}} \right)$$

Dónde P_{in} y P_{out} son las potencias de entrada y salida respectivamente.

Cuando la ganancia de potencia se asocia a los parámetros-S, se define mediante la siguiente ecuación:

$$Ganancia [dB] = 20 \log_{10} |S_{21}|$$

Si esta expresión da como resultado un número positivo, significa que el dispositivo está amplificando. Sin embargo, si se obtiene un número negativo como resultado, significa que el dispositivo está introduciendo pérdidas equivalentes a la magnitud expresadas en dB .

Pérdidas de Retorno en los puertos

Las pérdidas de retorno, comúnmente expresadas en dB , hacen mención a la cantidad de potencia que se refleja hacia la fuente y se pierde. Esta potencia reflejada podría llegar incluso a dañar la fuente. Las pérdidas de retorno en la entrada/salida dependen de la adaptación de impedancia en los puertos del dispositivo.

El término adaptación de impedancia es una técnica para diseñar la impedancia de salida de una señal con el objetivo de maximizar la transmisión de potencia o minimizar las reflexiones en la carga.

El teorema de máxima transmisión de potencia dicta que, para transferir la máxima potencia de la fuente a la carga, la impedancia de la carga (Z_L) debe de tener un valor cercano al de la impedancia de la fuente (Z_S) conjugada. La mínima reflexión se obtiene cuando la impedancia de la carga es igual a la impedancia conjugada de la fuente:

$$Z_S = Z_L^*$$

Las pérdidas de retorno en la entrada/salida son medidas de la energía reflejada de una señal transmitida y expresadas en dB . Por definición, las pérdidas de retorno se expresan de acuerdo con la siguiente ecuación:

$$PR_{in} [dB] = -|20 \log_{10} |S_{11}|| \quad ; \quad PR_{out} [dB] = -|20 \log_{10} |S_{22}||$$

Pérdidas de Inserción

Las pérdidas de inserción, también conocidas como atenuación, es la pérdida de potencia de la señal debido a la inserción de un dispositivo en una línea de transmisión. Si la potencia transmitida a la carga antes del dispositivo es P_T y la potencia recibida por la carga después del dispositivo es P_R , entonces las pérdidas de inserción en dB se pueden expresar como:

$$PI [dB] = -10 \log_{10} \left(\frac{P_T}{P_R} \right)$$

Las pérdidas de inserción miden la energía absorbida por la línea de transmisión en la dirección en la que viaja la señal. Las pérdidas en la línea de transmisión dependen del tipo de cable, frecuencia de operación y longitud del cable. Las pérdidas de inserción de un mismo cable varían en función de la frecuencia; cuanto más alta es la frecuencia, más grandes son las pérdidas.

Aplicando esta propiedad a los parámetros S, las pérdidas de inserción de un dispositivo de dos puertos que usa la misma impedancia de referencia, se puede relacionar con el parámetro de transmisión $|S_{21}|$:

$$PI [dB] = -20 \log_{10} |S_{21}|$$

Aislamiento

El aislamiento es la medida que cuantifica cómo de bien está aislada una señal aplicada a la salida del dispositivo respecto de la entrada. Esta medida es similar a la de ganancia descrita anteriormente, a excepción de:

- La señal que estimula el sistema se aplica en el puerto de salida
- La respuesta de la señal se mide en el puerto de entrada.

Refiriéndose a la Fig 2.11, la medida de aislamiento se puede relacionar con el parámetro $|S_{12}|$. Podemos describir el aislamiento mediante la siguiente ecuación:

$$AI [dB] = -20 \log_{10} |S_{12}|$$

Comportamiento de Fase y Retardo de Grupo

Otra propiedad importante de los parámetros S es la información que contiene la fase de una señal. De esta manera es posible entender el comportamiento en fase, para demostrar un comportamiento lineal o no lineal de los dispositivos a medir.

El retardo de grupo es una medida de la distorsión de fase, siendo el tiempo de tránsito actual de una señal en un dispositivo bajo test en función de la

frecuencia. En una medida de retardo de grupo, un cambio lineal de fase se convierte en un valor constante, representando el retardo medio.

Figura de ruido y factor de ruido

Aunque los parámetros S dan mucha información referente a las medidas, no son suficientes para representar toda la información requerida en este proyecto. Los sistemas de recepción modernos a menudo deben procesar señales con potencias muy débiles y el ruido agregado por los elementos del sistema tiende a distorsionar dichas señales.

El factor de ruido (F) es un parámetro que caracteriza la capacidad de procesar señales de baja potencia. La razón para medir las propiedades del ruido es para minimizarlo sobre todo en los sistemas receptores. Una manera para hacer frente al ruido es amplificar una señal débil.

El factor de ruido se define como el cociente entre la relación señal a ruido (SNR) a la entrada de un dispositivo y la SNR a la salida del mismo. Este factor proporciona una indicación de cuánto se degrada la señal en términos de ruido al pasar por él.

$$F = \left(\frac{S_{in}/N_{in}}{S_{out}/N_{out}} \right) = \left(\frac{SNR_{in}}{SNR_{out}} \right)$$

La figura de ruido (NF) es simplemente la representación del factor ruido en unidades logarítmicas:

$$NF [dB] = 10 \log_{10} \left(\frac{SNR_{in}}{SNR_{out}} \right)$$

CAPÍTULO 3. AMPLIFICADOR LEE-39+

Una vez realizado el estudio preliminar se citan los pasos necesarios para la fabricación de la PCB que contiene al chip LEE-39+. En este capítulo se muestra la elaboración del diseño asociado al amplificador y posteriormente se ilustra la forma en la que se caracteriza dicho dispositivo. Seguidamente, se compara el montaje fabricado con el dispositivo comercial en términos de parámetros S.

3.1. Diseño

En primer lugar y teniendo en cuenta lo que se ha expuesto con anterioridad, para realizar dicho diseño hay que tener en cuenta la sustitución del sustrato original, propuesto por el fabricante en su placa de evaluación, por el R04003C. Dicha sustitución fuerza que la longitud de las pistas en las que circula la señal de RF debe de ser de 3.50 mm de grosor para lograr una adaptación de 50Ω en los puertos de entrada y salida del amplificador. A pesar de este cambio, para el resto del diseño nos podemos guiar por la placa de evaluación que facilita el fabricante y que integra al chip LEE+39.

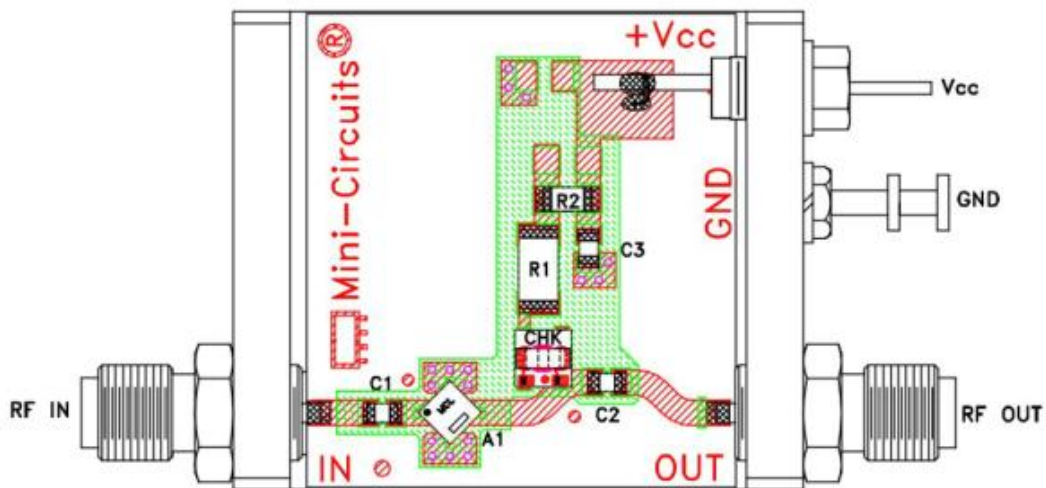


Fig. 3.1 Placa de evaluación del chip LEE-39+ propuesta por el fabricante [5].

A pesar de que el fabricante no facilita las dimensiones de las pistas, sí da una idea de la distribución de los elementos necesarios para alimentar el amplificador. En la Fig. 3.1 se puede observar que aparecen diferentes elementos pasivos que integran la placa. A continuación, se elabora una tabla resumen para conocer su funcionamiento:

Componente	Valor	Métrica (mm)	Descripción
A1	-	-	Chip LEE-39+
C1	2400pf	0805	Condensador de desacoplo para el puerto de entrada. Impide el paso de la señal DC
C2	2400pf	0805	Condensador de desacoplo para el puerto de salida. Impide el paso de la señal DC
C3	0.1 uf	0603	Condensador de <i>Bypass</i> que almacena una carga eléctrica cedida a la línea de alimentación durante una bajada transitoria de tensión.
CHK	-	-	Bobina de choque. Impide que se acople la señal de DC a las pistas de RF.
R1	243Ω, 0.75W	1806	Resistencia para la red de polarización
R2	0Ω, 0.25W	0603	Resistencia para la red de polarización

Tabla. 3.1 Componentes recomendados por el fabricante para la placa del amplificador LEE-39+.

Hay que destacar que, además del valor de cada componente, es crucial conocer la métrica de cada uno de ellos. Sabiendo las dimensiones del encapsulado se podrá delimitar con mayor exactitud la huella que deja el componente. Sin embargo, siempre es conveniente aumentar en unos milímetros la huella en el diseño para poder soldar los componentes con mayor facilidad una vez fabricada la PCB.

Para conocer las dimensiones de las pistas, se utiliza una lupa binocular sobre la placa física propuesta por el fabricante y se realiza un croquis a mano con las dimensiones más características con el fin de poder plasmarlo en el software Eagle de la manera más fiable.

El resultado del prototipo de placa que se ha diseñado en milímetros se puede ver en la figura 3.2. Notar que cada separación de cuadrícula es de 1 mm, para hacerse a la idea de las dimensiones reales de la placa a fabricar.

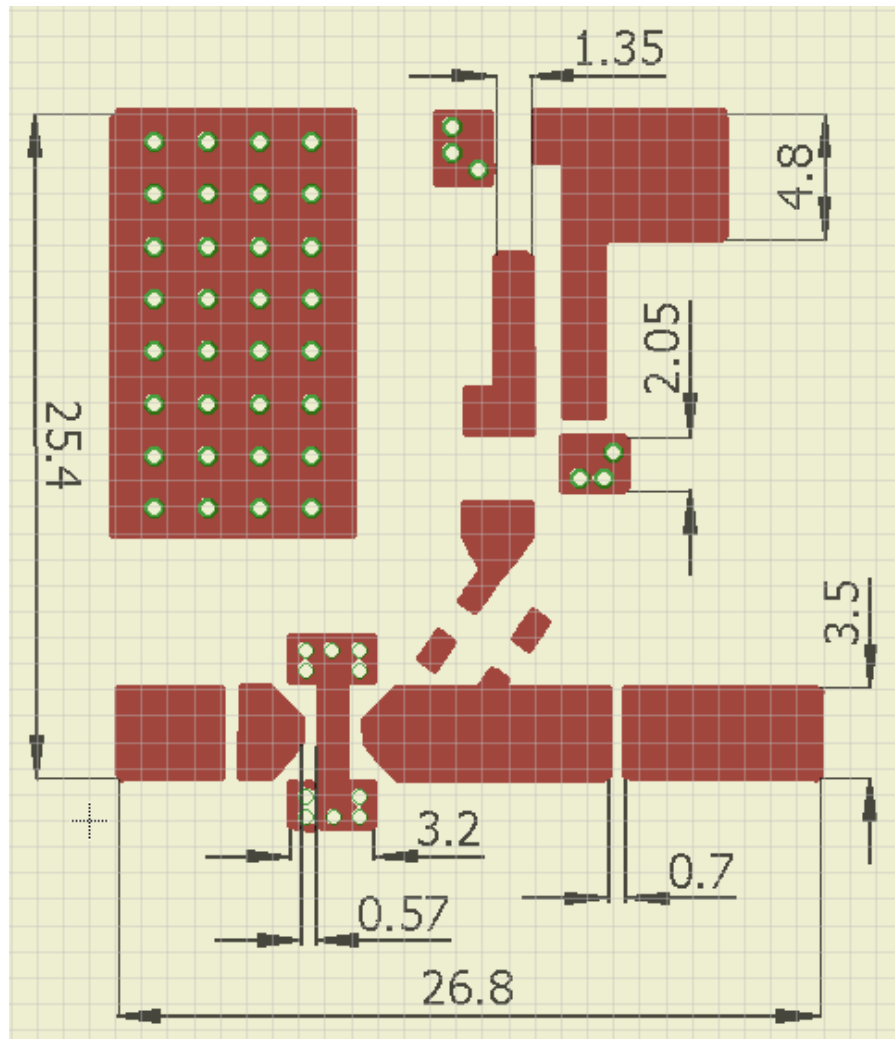


Fig. 3.2 Cotas mediante Eagle del diseño del amplificador LEE-39+, unidades en mm, separación de cuadrícula 1 mm.

Tras visualizar el diseño propuesto con sus cotas asociadas se puede apreciar que sus dimensiones totales podrían haberse reducido más. Sin embargo, los criterios de diseño asociados a esta elección han sido prácticos; básicamente es necesario dejar un cierto espacio para poder trabajar con la placa con más comodidad y posteriormente realizar las soldaduras de los conectores SMA. También se puede apreciar que los dos factores limitantes en lo que refiere a las dimensiones obtenidas en este diseño han sido tanto el aumento de la anchura de las pistas de RF, comparándolas con el diseño original, cómo las dimensiones de los conectores. Además, otra característica diferente respecto al diseño original ha sido la rotación de la bobina de choque para evitar la curvatura que tienen las pistas de RF.

Una vez realizado el diseño del esquemático, se dispone a la fabricación y soldadura del chip LEE-39+ y los elementos que conforman la placa de evaluación, obteniendo como resultado la siguiente PCB que se muestra en la Fig 3.3.

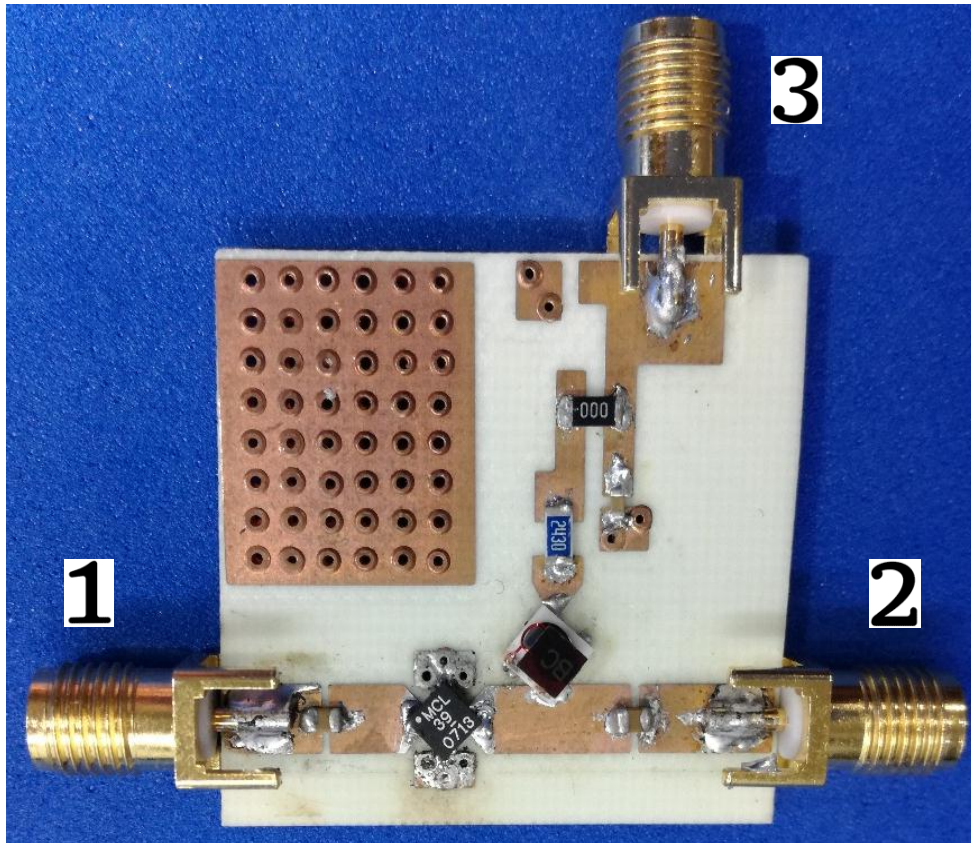


Fig. 3.3 PCB fabricada a partir del diseño propuesto para el LEE-39+.

Se puede observar que la PCB resultante consta de 3 puertos con conectores SMA, los puertos 1 y 2 corresponden a la entrada y la salida del amplificador respectivamente por donde circula la señal de RF. Por otro lado, el puerto 3 corresponde a la entrada de voltaje DC en la red de polarización necesaria para el correcto funcionamiento del chip LEE-39+. Por último, se puede observar que las tomas a masa no corresponden con los del diseño realizado en Eagle, ya que estos se realizaron manualmente debido a que no se dispone de una broca con el diámetro acorde a las dimensiones del diseño. En lugar de metalizar las vías a masa, para dar continuidad eléctrica entre las capas de la PCB se remachan los agujeros con remaches de 0.6 mm.

3.2. Caracterización

Una vez realizada la fabricación de la placa se obtienen los valores de los parámetros S de los diferentes puertos mediante el uso del analizador de redes vectorial Agilent E5071C descrito en la sección de instrumentación. El objetivo es poder comparar los resultados obtenidos del montaje fabricado con la placa de evaluación proporcionada por el fabricante. Así se comprueba si a pesar de emplear un sustrato con mayor grosor, los valores obtenidos son aceptables para la aplicación que se quiere implementar.

En primer lugar, para una correcta obtención de los parámetros S del montaje fabricado, es necesario calibrar el analizador de redes vectorial Agilent E5071C con el kit de calibración automático Agilent N4431B. De esta manera, las medidas tomadas no tendrán en cuenta las pérdidas, desfases u otros factores introducidos por los cables utilizados en las medidas. A partir de la calibración previa el procedimiento a seguir para obtener los valores de los parámetros S consiste en conectar la entrada del analizador de redes vectorial con el puerto 1 de nuestra placa y la salida con el puerto 2.

Para alimentar el amplificador se conecta al puerto 3 la fuente de tensión Agilent E3631A. Seguidamente, mediante el analizador de redes Agilent E5071C se realizan tres tipos de medidas con diferentes potencias de entrada, -25 dBm, -15 dBm y -5 dBm respectivamente.

Las medidas resultantes se sintetizan mediante el software Matlab descrito la sección 1.2.3. De esta manera, se representan gráficamente los valores de adaptación de los puertos, las pérdidas de inserción, el aislamiento y el desfase a lo largo del ancho de banda de funcionamiento del chip que especifica el fabricante; comprendido entre 0.5 GHz y 8 GHz. Sin embargo, en todas las medidas presentadas se delimita el ancho de banda del sistema a diseñar, comprendido entre 1.45 GHz y 2.45 GHz.

En la Fig 3.4 se observa la gráfica correspondiente a la ganancia que presentan ambas PCB's fabricada y comercial.

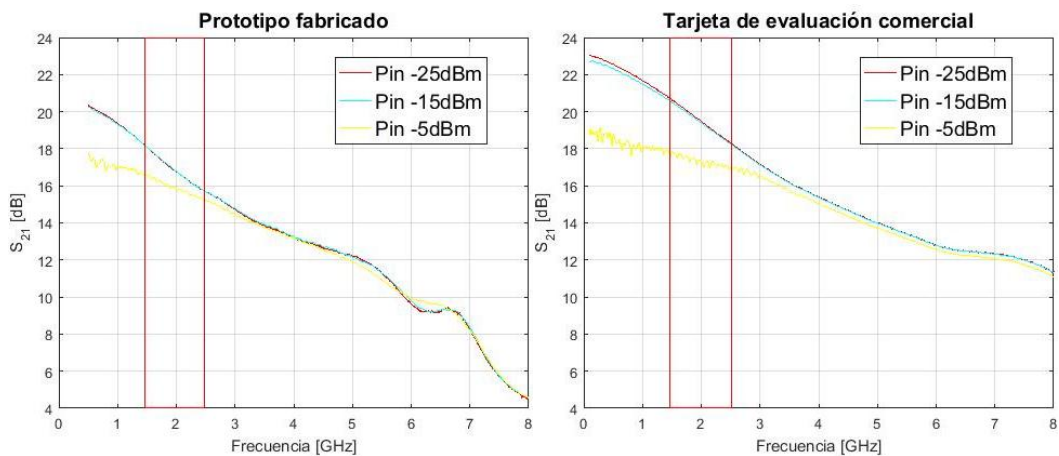


Fig. 3.4 Comparación en términos de ganancia de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

De la Fig 3.4 se puede extraer que ambas placas presentan un comportamiento muy similar en términos de ganancia. Como primera conclusión, se puede observar que a medida que se aumenta la potencia de entrada al amplificador, éste deja de funcionar en su zona lineal. Con una potencia de entrada de -5 dBm, el amplificador sufre pérdidas de 1 dB de ganancia en el ancho de banda de la aplicación a diseñar. El montaje

fabricado presenta un comportamiento lineal y solo dista apenas 2 dB respecto al comercial en todo el ancho de banda del sistema. El prototipo fabricado presenta pues, una ganancia de 18 dB frente a los 20 dB de la tarjeta de evaluación comercial en la zona lineal.

Seguidamente se compara el comportamiento en términos de pérdidas de retorno en los puertos de los dos dispositivos.

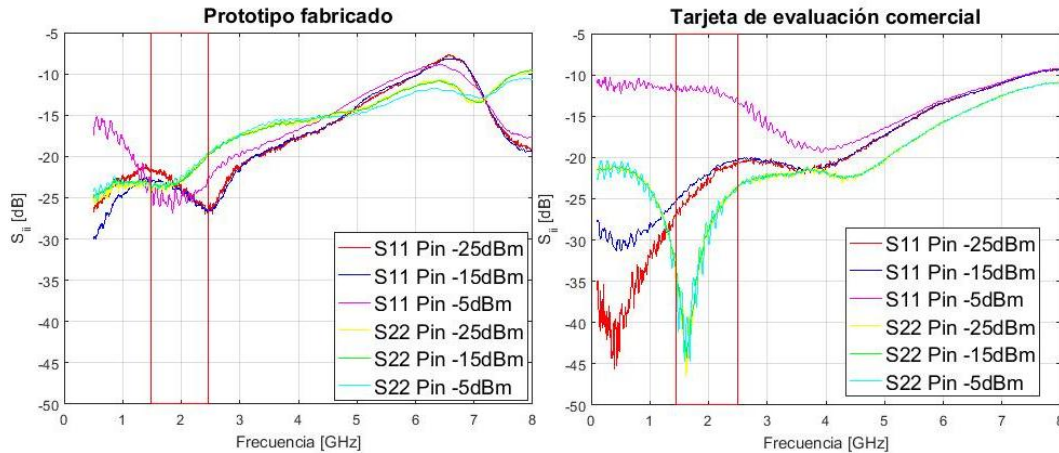


Fig. 3.5 Comparación en términos de pérdidas de retorno de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

Como primera conclusión en base a la observación de la Fig. 3.5 se puede extraer el comportamiento en términos de pérdidas de retorno apenas varía en función de la potencia de entrada al amplificador. Además, se puede observar que las pérdidas de retorno asociadas al puerto de salida del dispositivo comercial son mejores que las del dispositivo fabricado. Sin embargo, el dispositivo fabricado muestra mejor adaptación en el puerto de entrada.

Si se presta atención a la banda de funcionamiento del sistema, comprendida entre 1.45GHz y 2.45GHz, se puede observar que la adaptación del dispositivo comercial llega a los 46 dB en el puerto de salida frente a los 27 dB del prototipo fabricado en su mejor caso. A pesar de dicha diferencia, el montaje fabricado mantiene una adaptación por encima de los 23 dB en toda la banda de funcionamiento, lo cual se puede considerar como una adaptación aceptable.

Una vez comentada las pérdidas de retorno, se procede a mostrar los resultados obtenidos para el aislamiento entre los dos puertos.

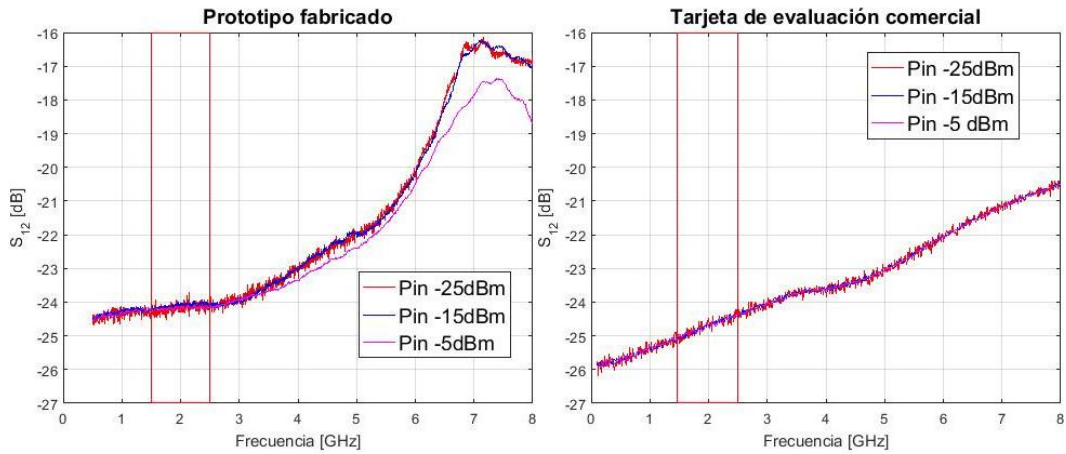


Fig. 3.6 Comparación en términos de aislamiento de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

Según la Fig. 3.6, al igual que en la ganancia, las dos placas presentan mucha similitud en términos de aislamiento. El aislamiento mínimo dentro de la banda del sistema es de 24 dB, siendo un buen valor y distando a penas 1 dB de la placa comercial. Tanto en el caso de la ganancia como en el aislamiento, estas pérdidas de aproximadamente 1 dB de potencia pueden ser debidas a las transiciones necesarias para conectar los cables de medida del analizador de redes vectorial con el conector SMA de la PCB. Dichas transiciones se estiman que pueden introducir unas pérdidas de 0.2 dB por cada puerto.

A continuación, se muestra una captura del retardo de grupo de cada una de las PCB.

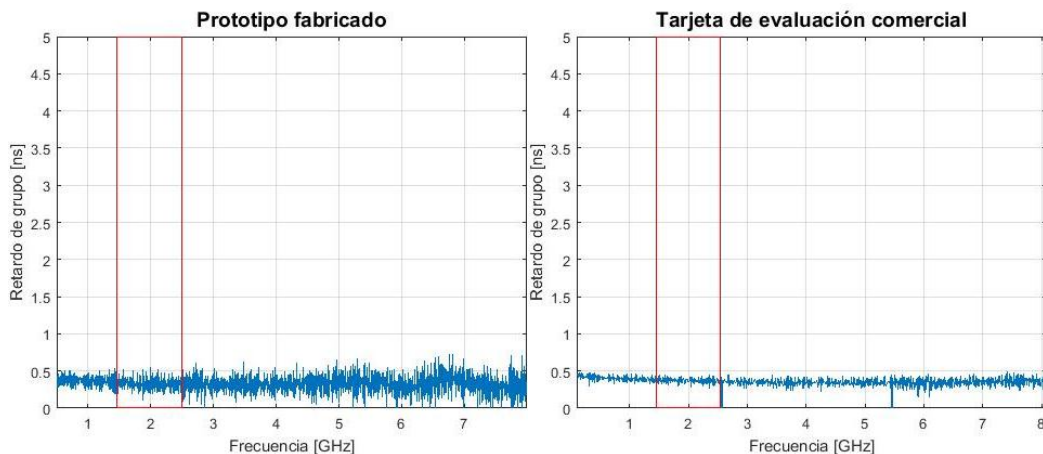


Fig. 3.7 Comparación en términos de retardo de grupo de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

Tras analizar las gráficas obtenidas simplemente cabe comentar que el retardo medio introducido por las pistas y el amplificador LEE-39+ se presenta muy lineal y similar en ambas PCB a lo largo de toda la banda.

Por último y no menos importante, se conecta el LEE-39+ al medidor de ruido 8970B y se calibra con una fuente de ruido externa. Se realizan cuatro medidas entre 1.45GHz y 1.60GHz. No es posible realizar una medida de ruido en toda la banda de funcionamiento del sistema ya que el medidor de ruido 8970B no lo permite.

A continuación, se elabora una tabla resumen comparando los resultados obtenidos entre las dos PCB.

Frecuencia (GHZ)	Ganancia comercial (dB)	Factor de ruido comercial (dB)	Ganancia fabricado (dB)	Factor de ruido fabricado(dB)
1.45	15	2.88	14.20	2.87
1.50	16	2.75	13.96	2.91
1.55	16	2.88	14.5	2.85
1.60	15.9	2.84	14.4	2.91

Tabla. 3.2 Comparación en términos de factor de ruido de ambas PCB.

Cabe destacar, que ambas PCB presentan unas medidas de factor de ruido prácticamente idénticas en las cuatro medidas realizadas dentro de la banda. Además, se puede observar que ambas PCB presentan una ganancia inferior a las de las medidas sintetizadas con Matlab. Eso es debido a que, para realizar dichas medidas, se han utilizado transiciones que introducen pérdidas en ambas placas.

CAPÍTULO 4. DAT-15R5A-SP+

En este capítulo se muestra la elaboración del diseño asociado al atenuador programable DAT-15R5A-SP+ y, posteriormente se ilustra la forma en la que se caracteriza dicho dispositivo. Seguidamente, se extraen las medidas resultantes y se compara el montaje fabricado con el dispositivo comercial en términos de parámetros S. Por último, se resumen los aspectos más importantes sobre el funcionamiento del circuito fabricado.

4.1. Diseño

De igual manera que en el diseño del amplificador y teniendo en cuenta el cambio de sustrato empleado por el fabricante en su placa de evaluación por el R04003C, se puede tomar como disposición inicial de los componentes la presente en la placa de evaluación que implementa el chip DAT-15R5A-SP+. Dicha placa se muestra en la siguiente figura:

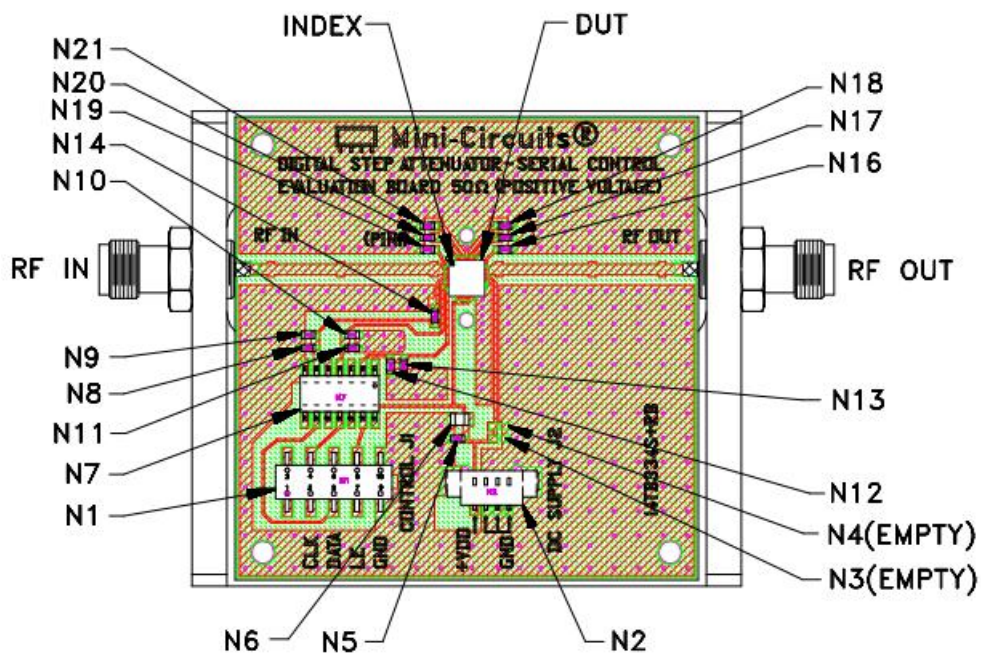


Fig. 4.1 Placa de evaluación DAT-15R5A-SP+ [6].

A pesar de que el fabricante no facilita las dimensiones de las pistas, da una idea de la distribución de los elementos necesarios para el correcto funcionamiento del atenuador programable. A continuación, se elabora una tabla resumen que contiene los elementos que conforman la placa de evaluación del DAT-15R5A-SP+:

Componente	Valor	Métrica (mm)	Descripción
DUT	-	-	Chip DAT-15R5A-SP+
N8, N11, N13, N14	10K Ω	0603	Resistencias necesarias para el circuito de alimentación del chip
N16-N21	10K Ω	0603	Resistencias necesarias para variar los diferentes estados de atenuación de la señal de salida
N5, N9, N10, N12	100pf	0603	Condensador de desacoplo que impide el paso de la señal RF en las pistas de alimentación
N6	100nF	0805	Condensador de tántalo usado como <i>Bypass</i>
N7	-	-	Inversor modelo Schmitt Trigger MSL1 [12]

Tabla. 4.1 Componentes recomendados por el fabricante para la placa del atenuador programable DAT-15R5A-SP+.

Una vez conocida la métrica de los componentes se utiliza una lupa binocular sobre la placa física propuesta por el fabricante para determinar las dimensiones de las pistas. Se observa que las pistas por las que circula la señal de RF presentan una discontinuidad en su anchura, tal como se muestra en la Fig. 4.2.

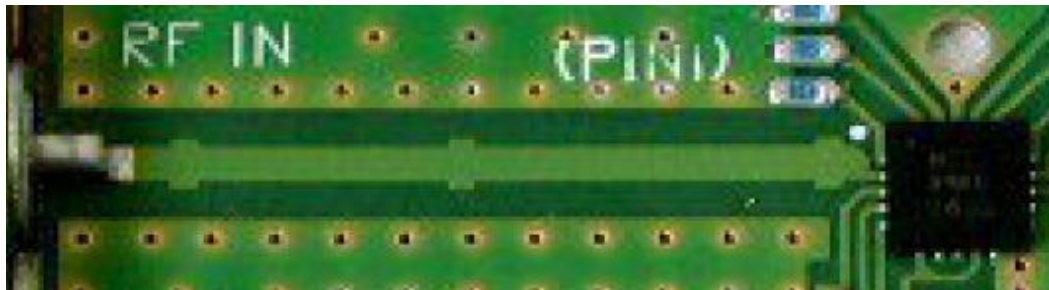


Fig. 4.2 Saltos de impedancia en la línea de entrada de la tarjeta de evaluación del DAT-15R5A-SP+ propuesta por MC.

En la figura anterior se pueden observar unos saltos de impedancia para, probablemente, mejorar la adaptación de entrada y salida del chip. Sin embargo, para tratar de verificar este punto, se toman medidas de las pistas y se realiza un diseño del esquemático para una posterior simulación con la herramienta ADS.

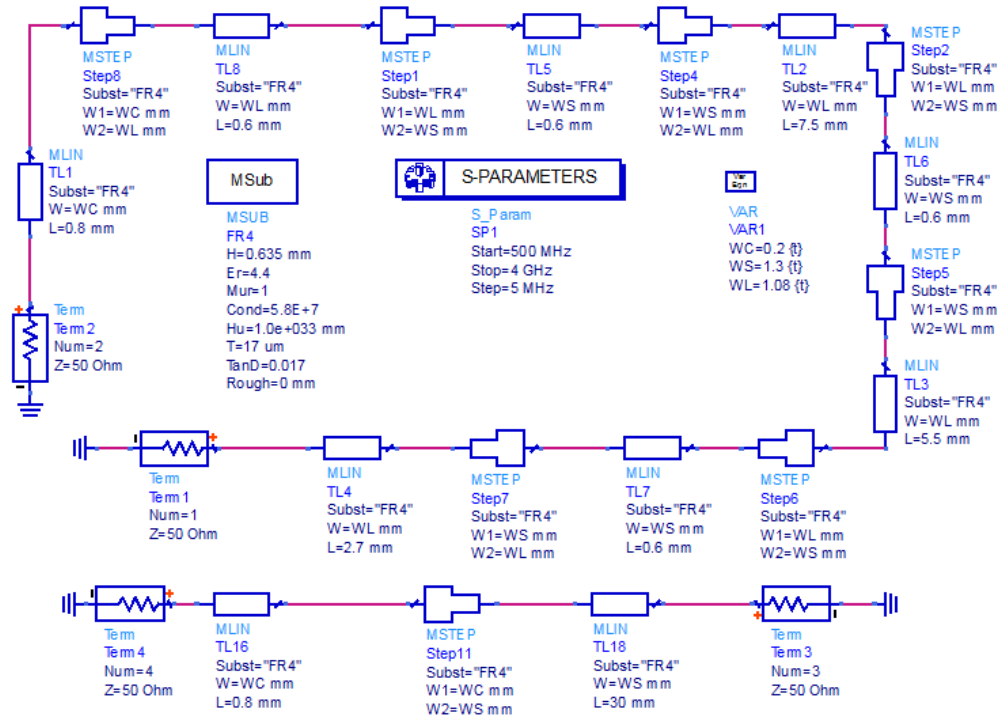


Fig. 4.3 Esquemático en ADS para simular la adaptación en los puertos entre una línea con saltos de impedancia y otra sin saltos.

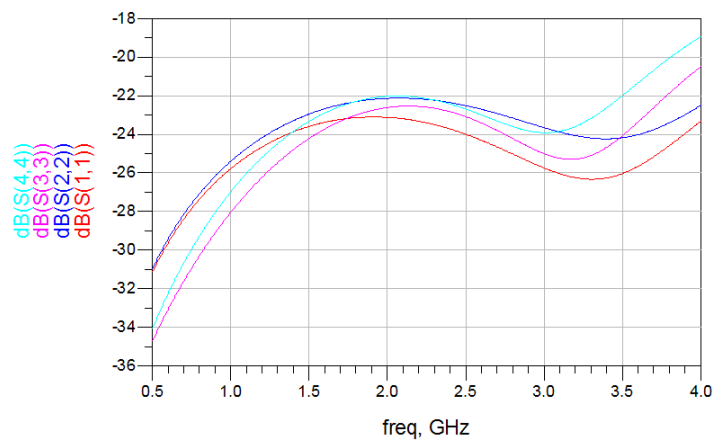


Fig. 4.4 Resultado de la simulación de parámetros S entre los dos modelos de adaptación mediante ADS.

En la Fig 4.3 se ilustra el esquemático en ADS para la posterior simulación de los efectos de una línea de transmisión con saltos de impedancia y otra sin ellos. Para dicho esquemático, se toman las dimensiones propuestas por la placa de evaluación comercial, así como el sustrato que propone MiniCircuits; el FR4. Por otro lado, de la Fig 4.4 se puede observar la adaptación en los puertos de los dos modelos del esquemático. Los parámetros S_{11} y S_{22} corresponden a la adaptación en la entrada y la salida respectivamente del modelo que presenta saltos de impedancia, mientras

que los parámetros S_{33} y S_{44} corresponden a la adaptación en la entrada y la salida respectivamente del modelo que no presenta saltos de impedancia. Como resultado de la simulación se puede concluir que apenas existe una diferencia de 1 ó 2 dB entre la adaptación de los dos modelos. Al ser una diferencia menor respecto a los 22 dBs de adaptación, se decide hacer el diseño de las pistas de entrada y salida de la señal de RF sin saltos de impedancia.

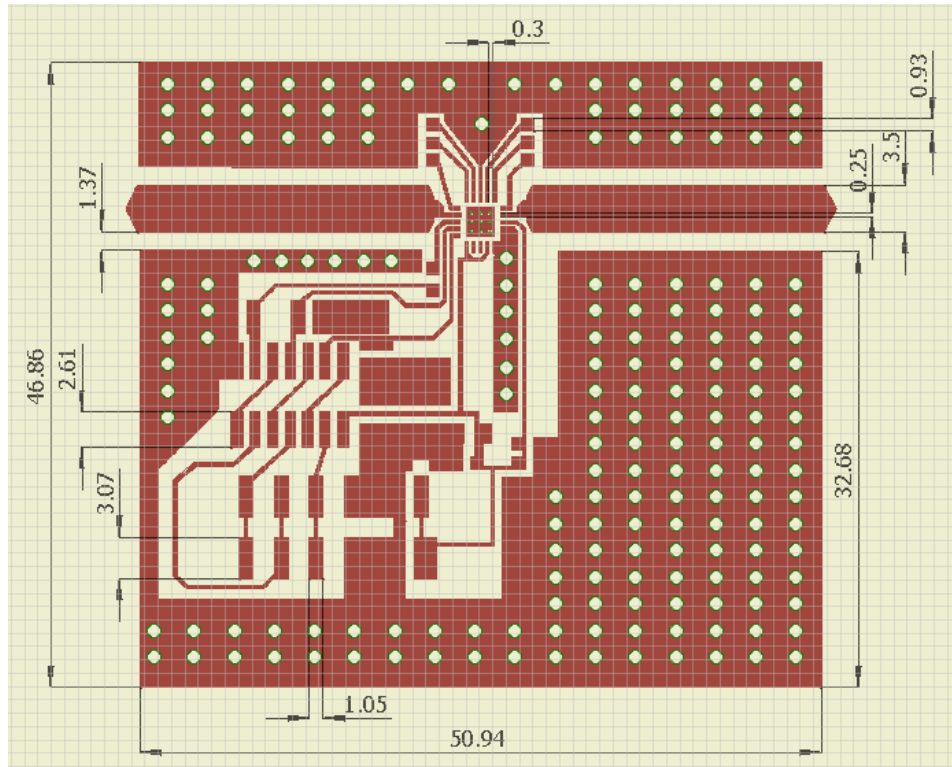


Fig. 4.5 Cotas mediante Eagle del diseño del atenuador DAT-15R5A-SP+ unidades en mm, separación de cuadrícula 1 mm.

El resultado en milímetros se puede ver en la figura 4.5. Notar que cada separación de cuadrícula es de 1 mm, para tener una idea de las dimensiones reales de la placa a fabricar.

Tras visualizar el diseño propuesto con sus cotas asociadas se puede apreciar que se ha intentado respetar al máximo la disposición de los elementos tal como muestra la placa de evaluación del fabricante. Sin embargo, las pistas por las que circulan las señales de RF son sustancialmente más anchas, exactamente de 3.5 mm. Otra diferencia sustancial entre el modelo propuesto por el fabricante y el realizado, es la alineación de los pines de alimentación y masa en una única tira de pines SMD, facilitando así la conexión de éstos.

Una vez realizado el diseño del esquemático, se dispone a la fabricación y soldadura del chip DAT-15R5A-SP+ y los elementos que conforman la placa de evaluación, obteniendo como resultado la siguiente PCB que se muestra en la Fig 4.6

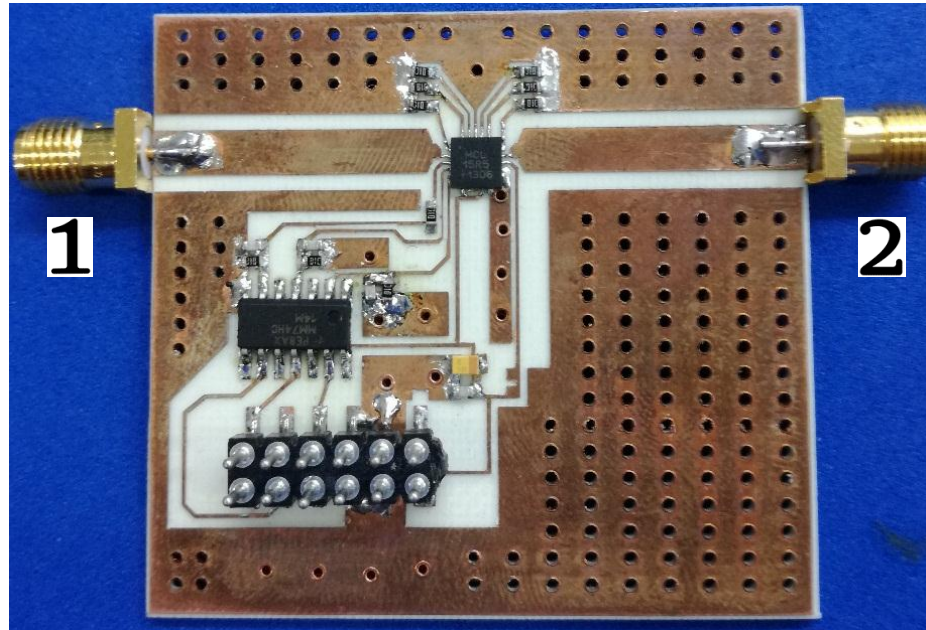


Fig. 4.6 PCB fabricada a partir del diseño propuesto para el DAT-15R5A-SP+.

Se puede observar que la PCB resultante consta de 2 puertos con conectores SMA. Se trata de los puertos 1 y 2, que corresponden a la entrada y la salida del atenuador programable respectivamente por donde circula la señal de RF. Por otro lado, se puede observar que para controlar los estados del atenuador y la alimentación de este se suelda una tira de 6 pines (cable a placa) descritos en la sección de conectores en el capítulo 2. Por último, las tomas a masas se realizan de forma manual ya que la fresadora no dispone de una broca con el diámetro necesario. Para dar continuidad entre las diferentes capas de la placa se metaliza. Sin embargo, debido a que algunas tomas a masa no fueron incluidos en el diseño fabricado, se remachan con remaches de 0.6 mm.

4.2. Caracterización

Una vez fabricada la PCB se procede a la caracterización de ésta. En primer lugar, al igual que para caracterizar el amplificador, es necesario calibrar el analizador de redes vectorial Agilent E5071C con el kit de calibración automático Agilent N4431B y así evitar que las medidas tomadas tengan en cuenta las pérdidas, desadaptaciones y desfases introducidos por los elementos requeridos para las medidas. A partir de la calibración previa el procedimiento a seguir para obtener los valores de los parámetros S consiste en conectar la entrada del analizador de redes vectorial con el puerto 1 de la placa fabricada y la salida con el puerto 2.

Para alimentar el atenuador programable se conecta a los pines de placa VDD y GND la fuente de tensión Agilent E3631A y se realiza una medida con una potencia de entrada de 5 dBm.

Para controlar las variaciones de estados de atenuación, se conecta el generador de señales Agilent E4433B a los pines de cable a placa CLK, DATA y LE.

Las medidas resultantes se adquieren desde Matlab y se representan gráficamente los valores de adaptación de los puertos, las pérdidas de inserción, el aislamiento y el desfase a lo largo del ancho de banda de funcionamiento del chip que especifica el fabricante; comprendido entre 1 GHz y 4 GHz, delimitando el ancho de banda de interés con un rectángulo rojo.

A continuación, se muestran las medidas correspondientes a la adaptación de los puertos:

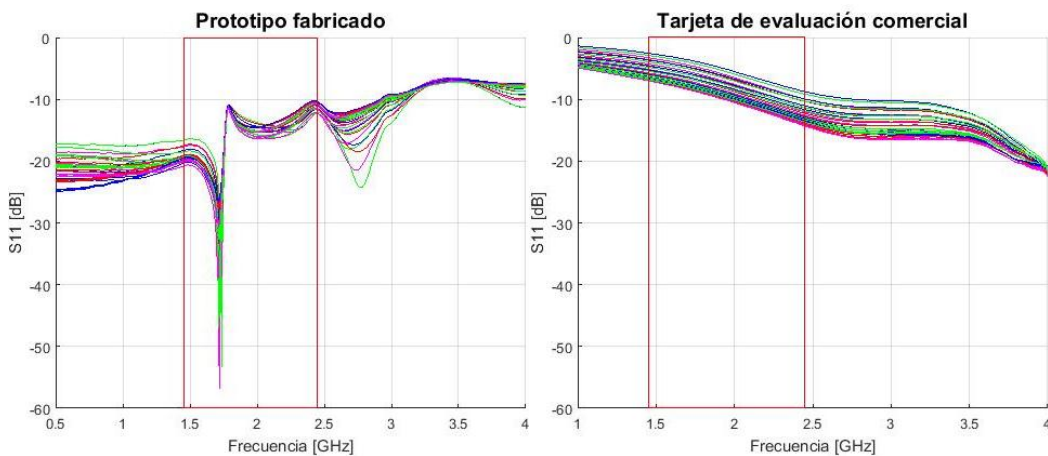


Fig. 4.7 Comparación en términos de adaptación a la entrada de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

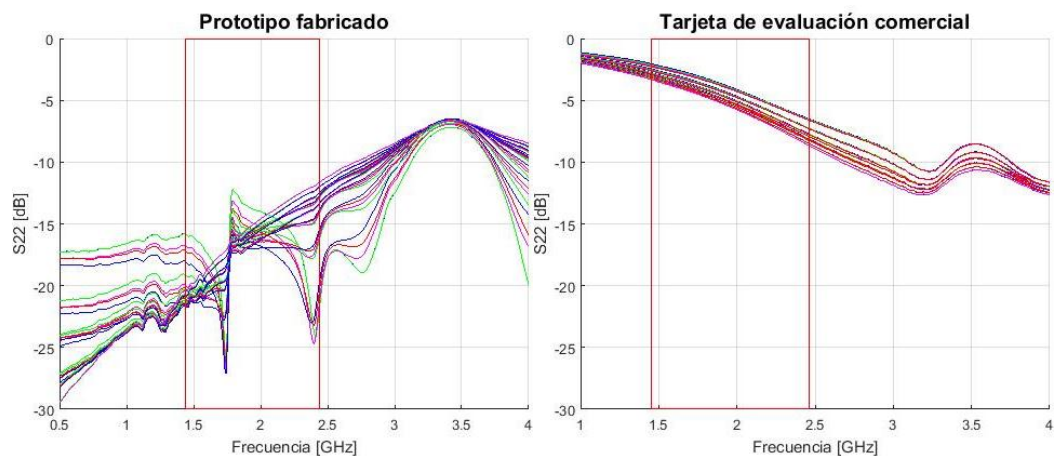


Fig. 4.8 Comparación en términos de adaptación a la salida de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación

Tanto en la Fig 4.7 como en la Fig 4.8 se observan las gráficas correspondientes a la adaptación de los puertos de entrada y salida respectivamente, para ambas PCB's fabricada y comercial. Nótese que en cada gráfico se muestra con colores diferentes la medida respectiva a cada uno de los 32 posibles estados de atenuación que permite el atenuador programable.

De las gráficas anteriores, se puede concluir que a pesar de que ambas placas no presentan un comportamiento muy similar en términos de pérdidas de retorno en los puertos, la placa fabricada presenta una mejor adaptación en ambos puertos dentro del ancho de banda de la aplicación a diseñar; comprendido entre 1.45 GHz y 2.45 GHz.

Seguidamente se compara el comportamiento en términos de atenuación y aislamiento. Al tratarse de un dispositivo recíproco, se espera que los parámetros S_{12} y S_{21} sean prácticamente idénticos.

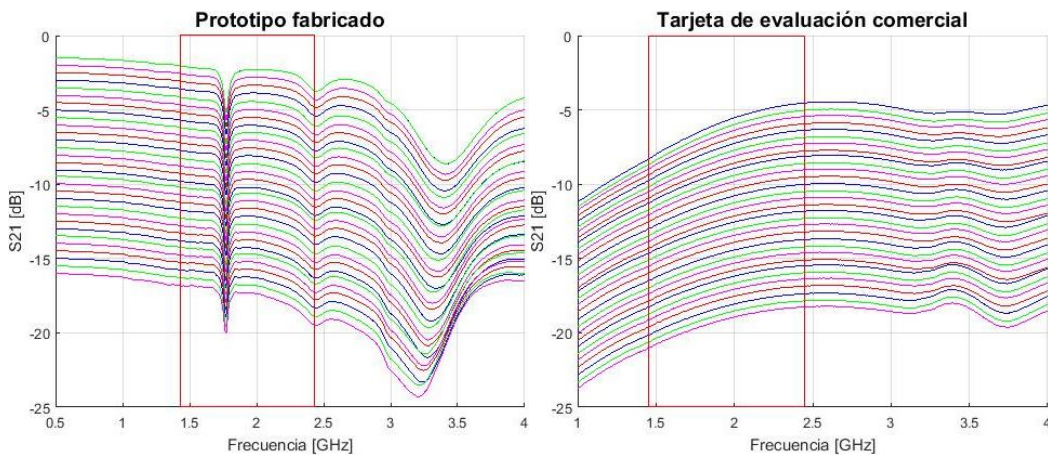


Fig. 4.9 Comparación en términos de atenuación de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

En la Fig 4.9 se puede observar que ambas placas presentan un comportamiento similar en términos de variación de estados de atenuación. Cada estado de atenuación introduce una pérdida de 0.5 dB en la señal de salida del atenuador. Cabe tener en cuenta, que la placa fabricada presenta muchas menos pérdidas de inserción que la tarjeta de evaluación comercial en la zona de baja frecuencia, teniendo 1 dB de pérdidas en 1GHz frente a los 8 dB de la tarjeta de evaluación comercial. Hay que destacar que en medio de la banda de interés aparece una resonancia en la PCB fabricada impidiendo el correcto funcionamiento de ésta. Probablemente, dicha resonancia sea debida a un acoplo entre las pistas de alimentación y las pistas por donde circula la señal de RF.

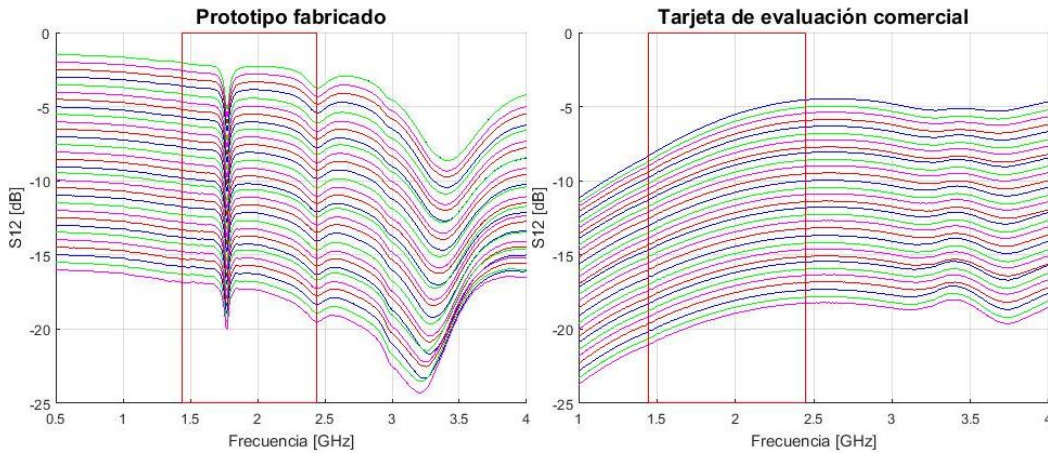


Fig. 4.10 Comparación en aislamiento de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

Como era de esperar, las gráficas correspondientes a los parámetros que evalúan el comportamiento de aislamiento y atenuación son prácticamente idénticas. La placa fabricada presenta un peor aislamiento que la comercial en todo el ancho de banda.

Por último, para tratar de mitigar la resonancia producida en medio de la banda de interés del prototipo fabricado se realizan una serie de intervenciones en la PCB tal como se muestra en la Fig 4.11.

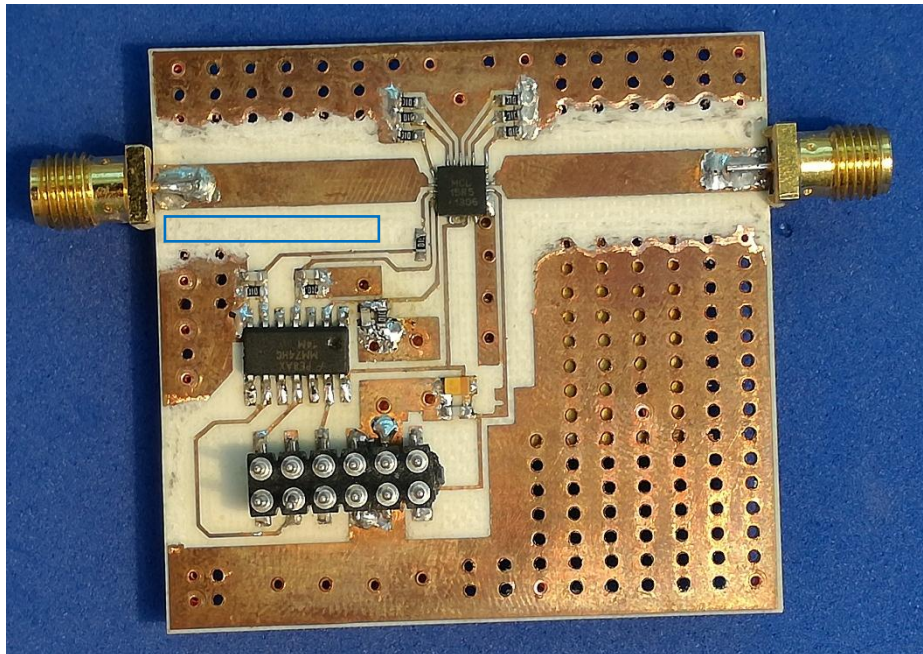


Fig. 4.11 Resultado de la PCB intervenida para tratar de mitigar la resonancia del DAT-15R5A-SP+.

En la Fig 4.11 se puede observar el resultado final de la PCB fabricada para el AP después de realizar una serie de modificaciones en ésta. Como primera modificación, se raspa la zona delimitada con el rectángulo azul, tratando de eliminar esa parte ya que está muy cercana a la pista de entrada del atenuador por donde circula señal de RF y se puede comportar como un posible resonador.

Como segunda modificación, se raspan las zonas cercanas a las pistas de RF para tratar de evitar cualquier acoplo que se pueda producir entre las pistas de alimentación y las de RF.

Se vuelve a medir la PCB fabricada después de aplicar las dos modificaciones y se sintetiza mediante el software Matlab. En este caso, para poder observar mejor la tendencia de las medidas tan solo se dibuja uno de los estados de atenuación, concretamente, el primero.

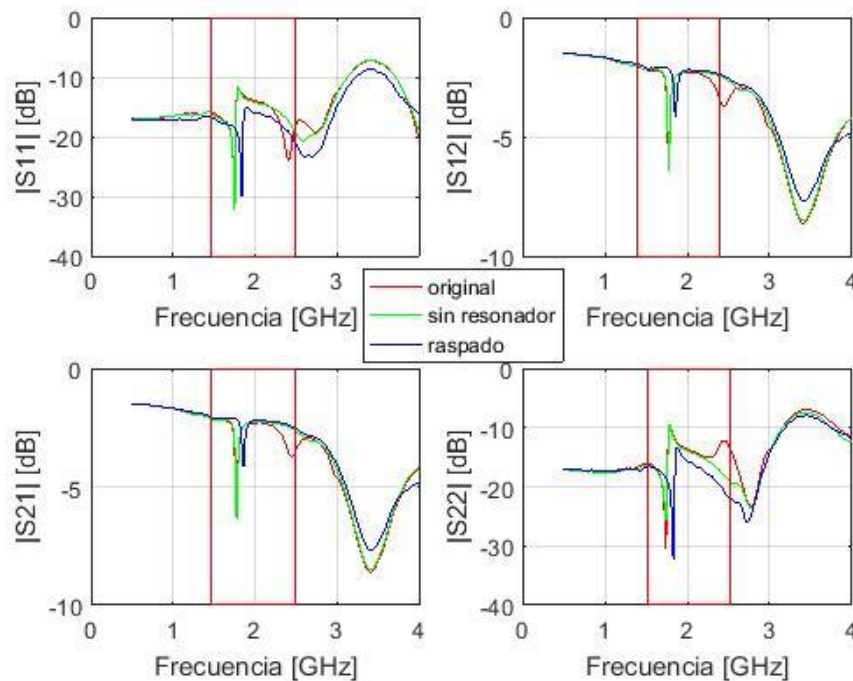


Fig. 4.12 Comparativa entre las tres medidas realizadas en la PCB del AP después de las modificaciones.

En la Fig 4.12 se puede observar la comparación entre las medidas obtenidas de la PCB original con las dos modificaciones especificadas anteriormente. Se puede concluir, que con la última modificación se consigue desplazar la resonancia a más alta frecuencia, así como disminuir unos 3 dB su efecto. Sin embargo, a pesar de que la resonancia no acaba de desaparecer en el ancho de banda del sistema a diseñar, se detecta que la solución pasa por aumentar la separación entre las líneas de RF y las de alimentación. Dichas modificaciones se tienen en cuenta en el diseño del prototipo integrado, especificado en el capítulo 6 de este documento.

CAPÍTULO 5. DIVISOR GP2S1+

Una vez realizado el estudio preliminar se presentan los pasos necesarios para la fabricación de la PCB que incorpora al chip LEE-39+. En este capítulo se muestra la elaboración del diseño asociado al amplificador y posteriormente se ilustra la forma en la que se caracteriza dicho dispositivo. Seguidamente se comparan, en términos de parámetros S, las medidas con el montaje fabricado con la placa de evaluación proporcionada por el fabricante. Por último, se resumen los aspectos más importantes sobre su funcionamiento.

5.1. Diseño

A diferencia de las placas que se han fabricado anteriormente el diseño referente al divisor GP2S1+ es mucho más simple al tratarse de un dispositivo pasivo. Este montaje no incorpora más componentes que el propio chip GP2S1+.

Para poder realizar el diseño, se toma como modelo la placa de evaluación TB-453-GP2S1+ que incorpora al chip GP2S1+ facilitada por el fabricante MiniCircuits.

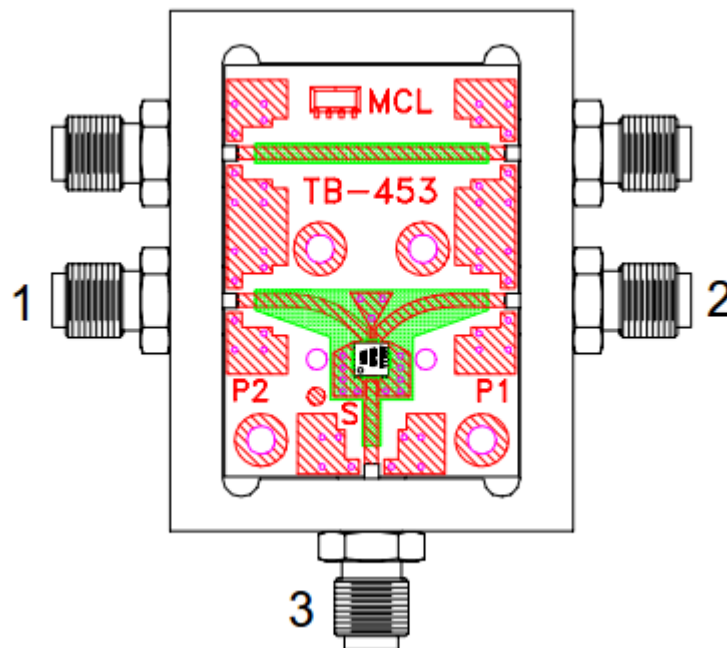


Fig. 5.1 Placa de evaluación para el divisor GP2S1+ propuesta por el fabricante MiniCircuits [7].

Una vez más, el fabricante no provee las medidas físicas de la placa de evaluación, por lo que se utiliza una lupa binocular sobre la placa física propuesta por el fabricante y se realiza un croquis a mano con las

dimensiones más características con el fin de poder plasmarlo en el software Eagle de la manera más fiable. Hay que destacar, que de igual forma que para el amplificador y el atenuador programable, es necesario adaptar la anchura de las líneas por las que circula la señal de RF a 3.5 mm.

El resultado en milímetros se puede ver en la figura 5.2. Notar que cada separación de cuadrícula es de 1 mm, para hacerse a la idea de las dimensiones reales de la placa a fabricar.

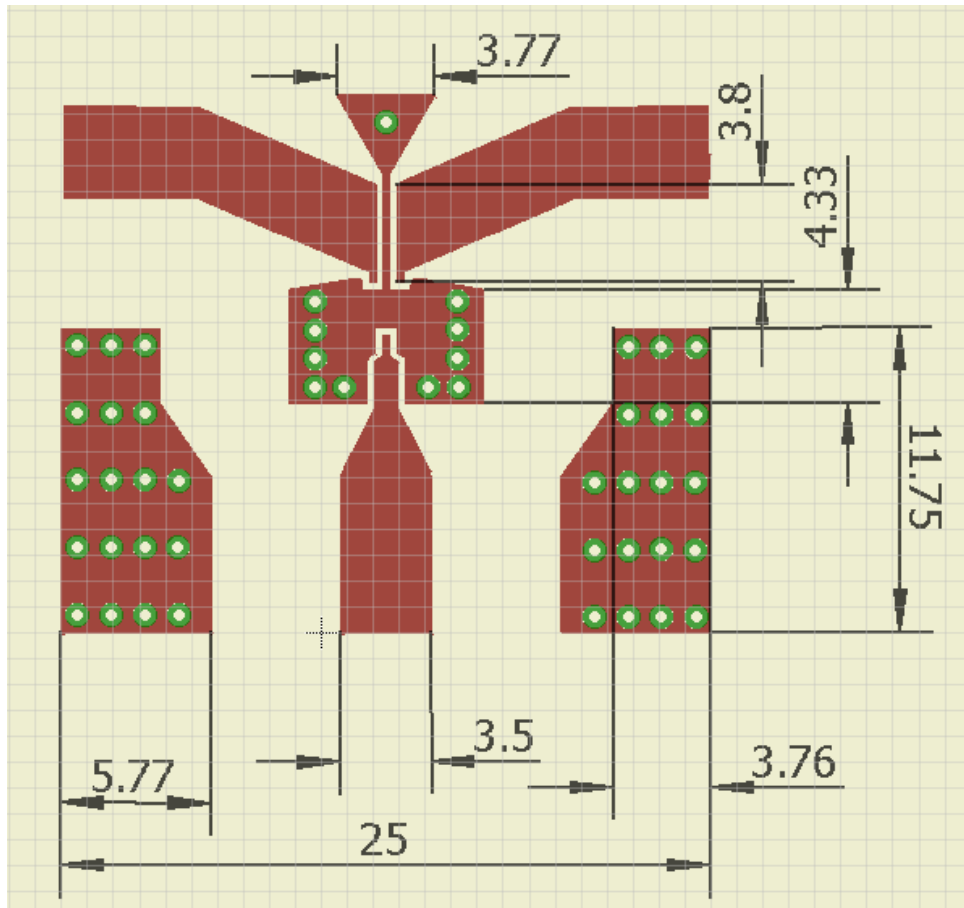


Fig. 5.2 Cotas mediante Eagle del diseño del divisor GP2S1+ (unidades en mm, separación de cuadrícula 1 mm).

En la captura anterior, se puede observar las cotas más significativas para realizar la réplica del diseño. Las divisiones de un milímetro dan una idea general de las dimensiones aproximadas del diseño.

Entre las cotas más significativas, cabe destacar la anchura de 3.5 mm de las tres pistas por donde circula la señal de radiofrecuencia.

Una vez realizado el diseño del esquemático, se dispone a la fabricación y soldadura del chip GP2S1+, obteniendo como resultado la siguiente PCB que se muestra en la figura 5.3.

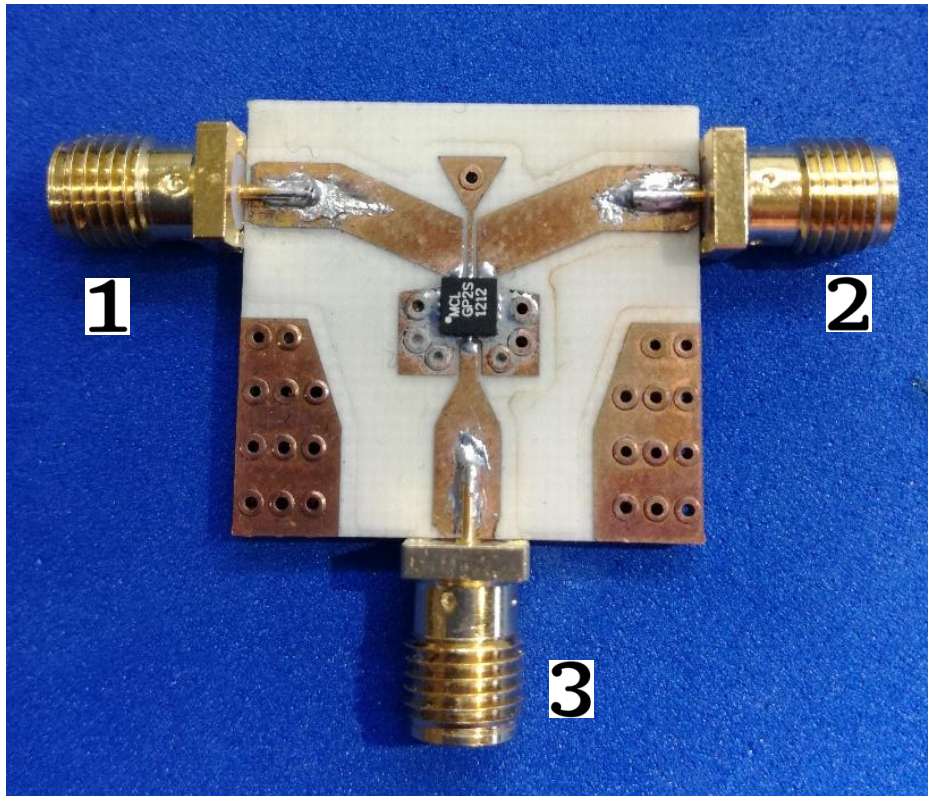


Fig. 5.3 PCB fabricada a partir del diseño propuesto para el DAT-15R5A-SP+.

Debido al pequeño tamaño del chip a soldar, se utilizar pasta térmica en vez de estaño para poder soldar y alinear correctamente todas las patas del chip con las pistas de RF y masa. Además, en la placa fabricada, también se puede apreciar que, a diferencia del diseño inicial, la disposición de las tomas a masa no corresponde a las diseñadas ya que se realizaron manualmente pues no se disponía de una broca con el diámetro requerido. Finalmente, se le aplican unas tomas a masa de 0.6 mm de diámetro.

5.2. Caracterización

Una vez fabricada la placa y soldado el divisor, se procede a la caracterización del componente. Para este montaje la calibración es un poco distinta ya que el dispositivo tiene 3 puertos por donde circula señal de RF. Como sólo se dispone de dos cables para realizar las medidas con el analizador de redes vectorial Agilent E5071C, es necesario realizar tres medidas para obtener los parámetros de dispersión de todos los puertos. Es muy importante tener en cuenta que hay que terminar el puerto dónde no se está midiendo con una impedancia de referencia (en este caso de 50Ω), para que no influyan las pérdidas de retorno en ese puerto.

Las medidas se toman a lo largo del ancho de banda de funcionamiento del chip que especifica el fabricante; de 0.5GHz a 2.5 GHz (remarcando la banda de interés con un rectángulo rojo) y con una potencia de entrada de 5dBm. A continuación, se representan los valores de adaptación en los puertos, las pérdidas de inserción, el aislamiento y el desfase entre diferentes puertos. De esta manera se comparan los resultados obtenidos de la placa fabricada frente a la placa de evaluación proporcionada por el fabricante.

En la Fig 5.4 se observa la gráfica representada con Matlab correspondiente a la adaptación de los puertos.

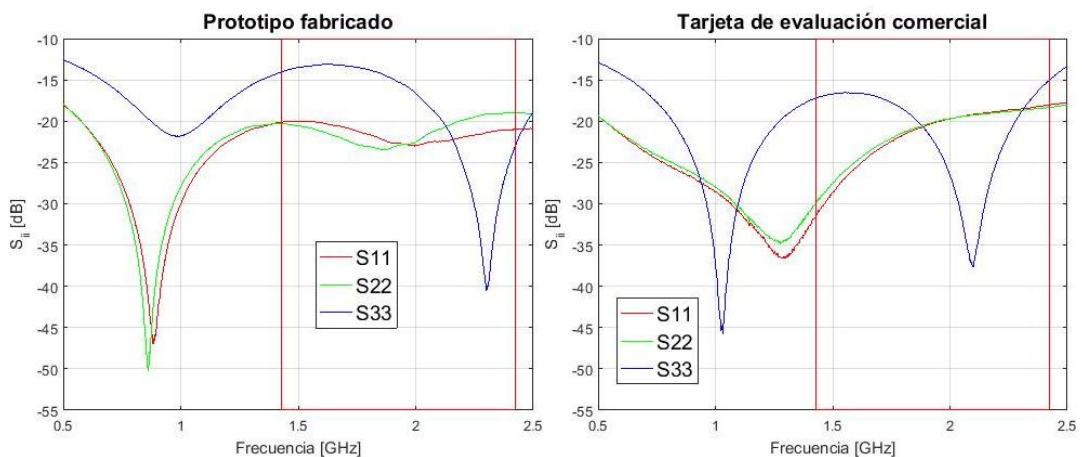


Fig. 5.4 Comparación en términos de adaptación de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación

A primera vista se puede apreciar que los valores obtenidos comparados con los de la placa de evaluación son muy similares a los del montaje realizado. La señal de entrada al divisor fabricado (S_{33}) es la que se ve más perjudicada de todas, empeorando alrededor de 3 dB respecto a la del fabricante, sin embargo, los dos puertos de salida (S_{22} y S_{11}) reciben cierta mejoría en lo que respecta a la adaptación de la placa comercial.

Si se observan con más detalle los resultados en la banda de interés, comprendido entre 1.45GHz y 2.45 GHz, se puede destacar que el prototipo fabricado presenta un empeoramiento de 4 dB entre los 1.45 GHz y los 2 GHz para los puertos 1 y 2, mientras que presenta prácticamente la misma adaptación que el comercial en las frecuencias más altas de la banda.

A continuación, se analizan las pérdidas de inserción de las dos placas a comparar a lo largo de la banda de trabajo que especifica el fabricante.

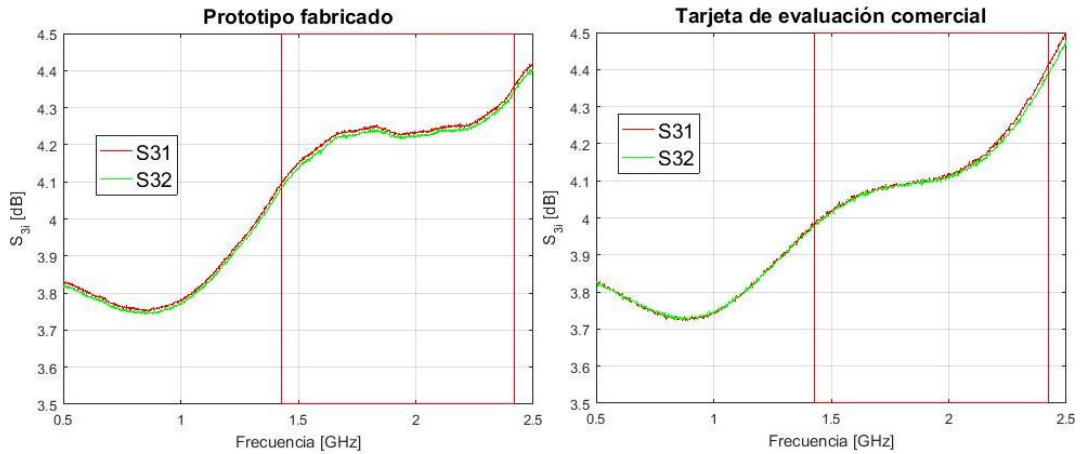


Fig. 5.6 Comparación en términos de pérdidas de inserción de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación

Respecto a las pérdidas de inserción los resultados obtenidos son muy similares, aunque se observa un leve empeoramiento de 0.1 dB en el montaje fabricado respecto al comercial en toda la banda, exceptuando las frecuencias más altas en las que puede operar el dispositivo.

Después de observar los resultados obtenidos con más detalle, se puede concluir que la diferencia máxima entre las pérdidas de inserción de las dos placas apenas llega a 1 dB de potencia, por lo que no se puede apreciar mejora o empeoramiento respecto a los dos montajes.

Seguidamente se muestra gráficamente el aislamiento entre los dos puertos salientes del divisor de potencia GP21S+, comparando los resultados obtenidos tanto del montaje fabricado como el del comercial.

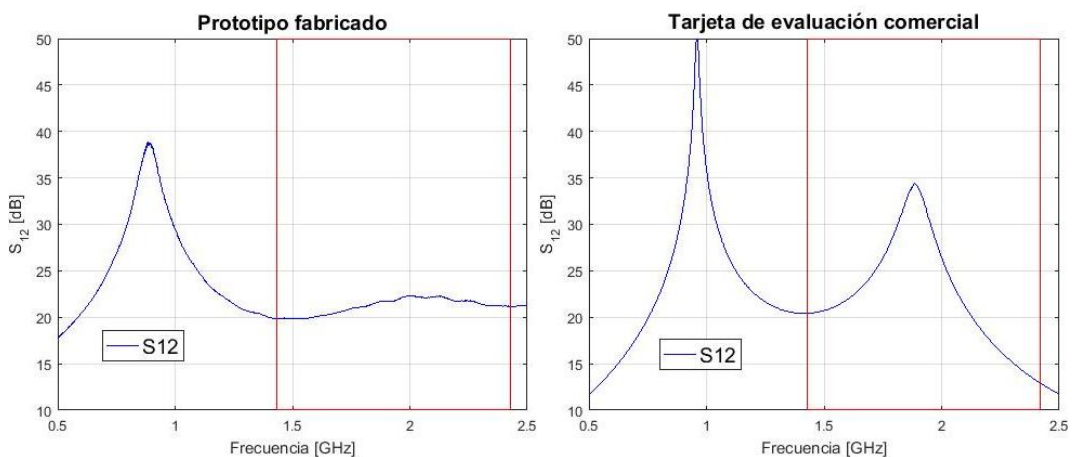


Fig. 5.7 Comparación en términos de aislamiento de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación

En la Fig. 5.7 se representa el aislamiento entre los puertos de salida del divisor GP21S+ a lo largo del ancho de banda de funcionamiento del chip.

A primera vista se observa que los valores de aislamiento del montaje fabricado, sin ser demasiado buenos, son aceptables. El prototipo fabricado mantiene un aislamiento entorno a los 21 dB en toda la banda de interés del sistema, lo cual se puede considerar un buen aislamiento. Por otro lado, la tarjeta de evaluación comercial ofrece un aislamiento de 35 dB en el centro de la banda de interés, a costa de ofrecer un aislamiento bastante más bajo en la parte más alta de la banda, llegando a los 14 dB.

Por último, se analiza gráficamente el comportamiento en fase de las dos placas y se compara en la Figura 5.8.

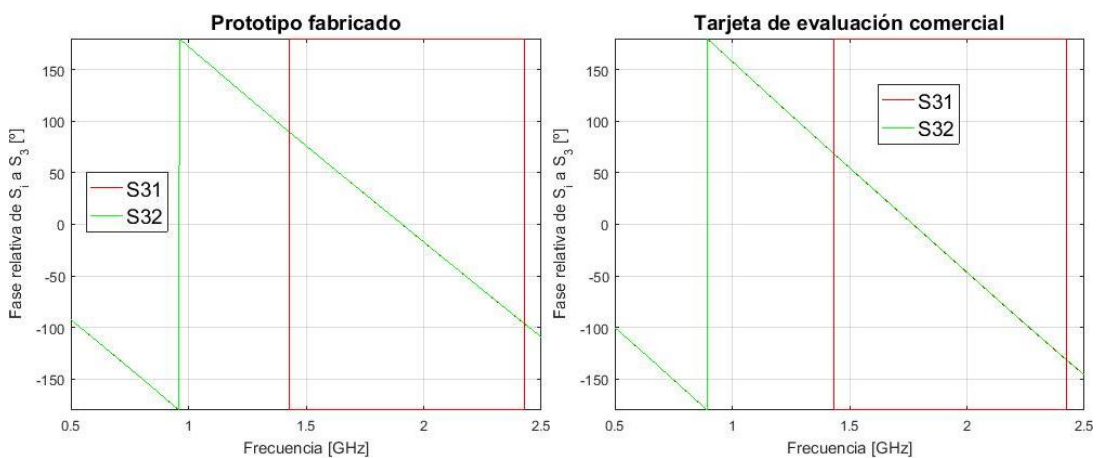


Fig. 5.8 Comparación en términos de desfase de ambas PCB, el rectángulo rojo delimita el ancho de banda de la aplicación.

Tras analizar las gráficas obtenidas simplemente cabe comentar que el desfase introducido por las pistas y el GP2S1 presenta un comportamiento lineal en la zona del ancho de banda de interés y a lo largo de toda la banda de funcionamiento del chip.

CAPÍTULO 6. PROTOTIPO INTEGRADO

Una vez caracterizados funcionalmente por separado los tres bloques que forman parte de la etapa de amplificación del receptor híbrido coherente se procede a la integración de dichos elementos en una única placa. En este apartado del documento se muestran los ajustes realizados sobre los diseños una vez han sido caracterizados, intentando solventar algunas de sus carencias en base a las medidas obtenidas. Por último, se propone un diseño que engloba no solo las tres PCB fabricadas, sino también el combinador de cuatro puertos BP4P1 que precede a la etapa de amplificación, tal como se observa en la Fig 1.1 y que ha sido diseñado en un TFG anterior [13].

6.1. Ajustes

En base a las medidas obtenidas de la PCB fabricada para el atenuador programable, se puede observar alguna resonancia no deseada en la banda de interés debida a un posible acoplo entre dos pistas por donde circula señal de RF. La solución para evitar dichos acoplos es evidente; aumentar la separación entre las pistas de RF. Sin embargo, es necesario encontrar un compromiso entre la separación necesaria entre pistas de RF y el tamaño máximo de la PCB integrada, ya que interesa que sea lo más reducido posible a la vez que práctica y funcional.

Para ello se estudia el acoplamiento máximo entre líneas con la herramienta ADS. Se parte de la premisa que se acepta un acoplo de como máximo -30 dB entre dos pistas de RF. Para ello, se toma el caso extremo que corresponde a las pistas de RF más juntas y largas del diseño integrado (puerto 2 y 3), tal como se puede observar en la Fig 6.1.

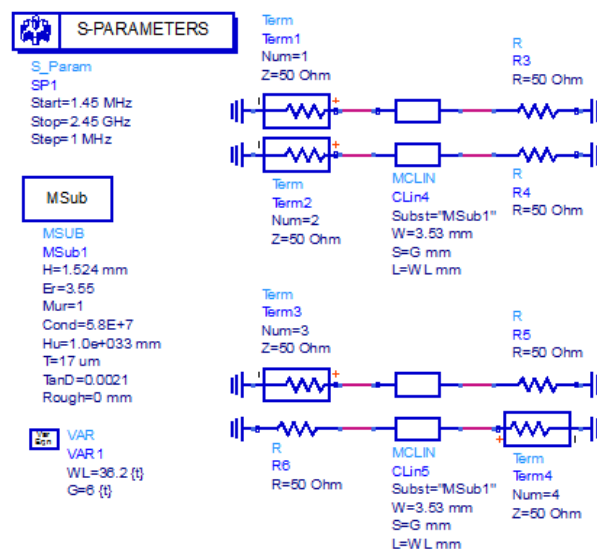


Fig. 6.1 Modelo y resultados obtenidos de líneas acopladas elaborado mediante ADS.

En la Fig. 6.1 se puede apreciar el modelo para el estudio de acoplamiento entre las líneas de RF. Se utilizan los valores del sustrato diseñado para todas las PCB en este proyecto (RO4003C) y se simula su comportamiento dentro del ancho de banda del sistema, comprendido entre 1.45GHz y 2.45 GHz. Como resultado de las simulaciones se presenta la gráfica mostrada en la Fig 6.2.

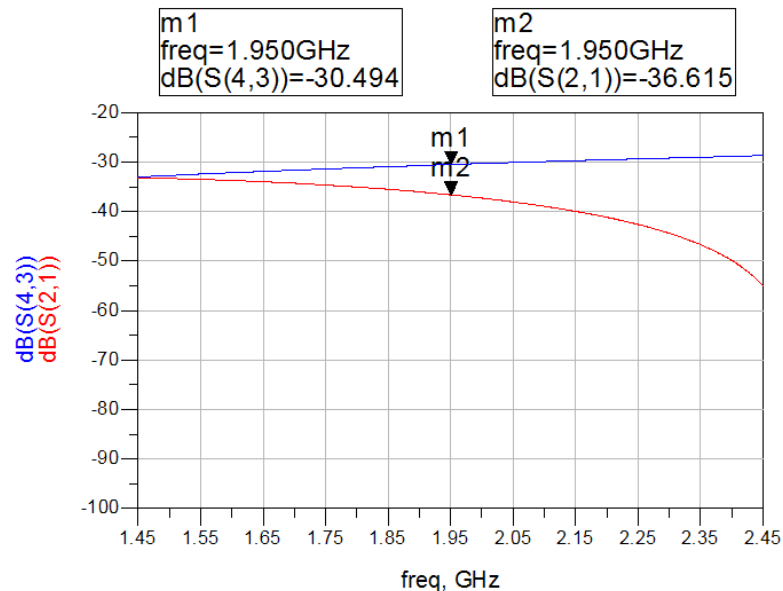


Fig. 6.2 Acoplamiento entre los diferentes puertos de dos líneas RF.

Se toma como referencia la frecuencia central de la banda: 1.95 GHz. Como conclusión de esta simulación se puede determinar que, para la distancia más larga del diseño entre líneas acopladas (36.2 milímetros), la separación mínima para conseguir el acoplo deseado es de 6 milímetros.

En segundo lugar, se cambia la disposición de los puertos de manera que todos estos queden alineados a la izquierda de la PCB. El motivo es meramente práctico, la placa está pensada para almacenarse en un rack como un módulo más del sistema al completo. Para su mayor accesibilidad se disponen los puertos de esta manera. Por último y para ahorrar espacio, se sustituye el puerto SMA de alimentación del LEE-39+ por uno de pines cable a placa.

6.2. Diseño

Una vez comentados estos ajustes necesarios se muestra, por último, una captura del diseño del prototipo integrado en Eagle, así como una tabla que resume los puertos y su funcionamiento. Cabe destacar la integración del combinador BP4P1 que, aunque presenta longitudes diferentes en sus cuatro puertos de entrada no es un efecto relevante pues será corregido por el propio sistema cuando esté en funcionamiento

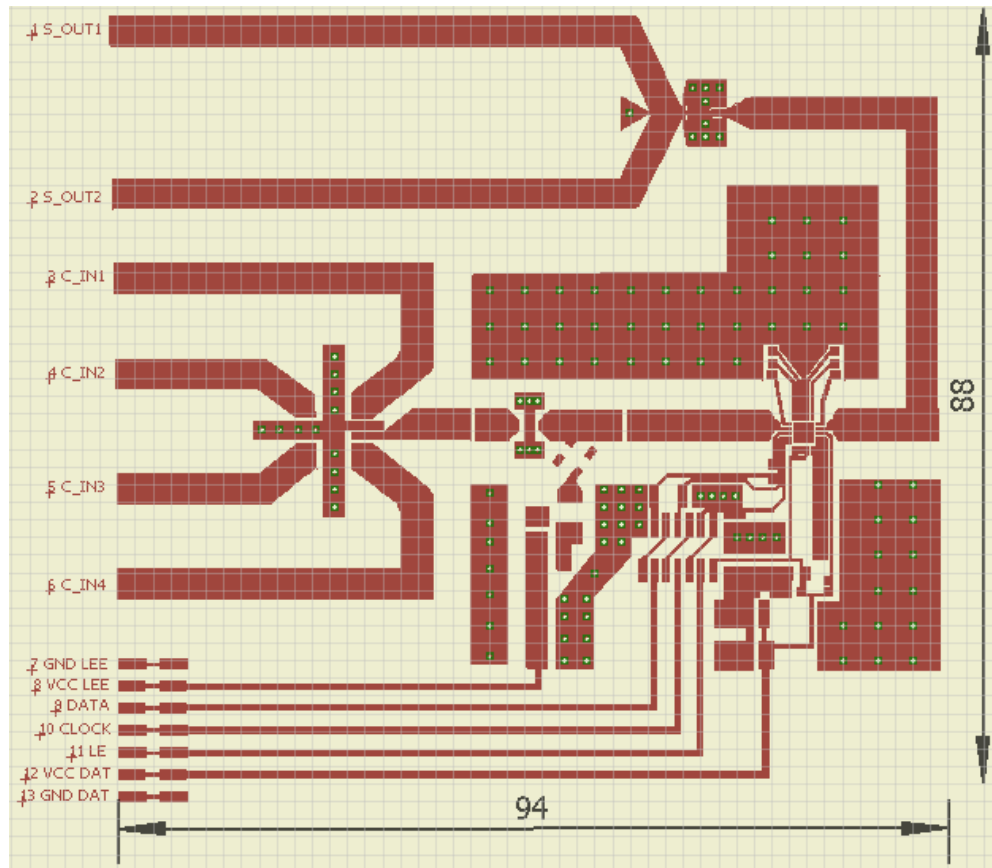


Fig. 6.3 Cotas mediante Eagle del diseño del prototipo integrado unidades en mm (separación de cuadrícula 2 mm).

#Puerto	Nombre	Conector	Descripción
1	S_Out1	SMA	Salida 1 del divisor GP2S1+
2	S_Out2	SMA	Salida 2 del divisor GP2S1+
3	C_IN1	SMA	Entrada 1 del combinador BP4P1
4	C_IN2	SMA	Entrada 2 del combinador BP4P1
5	C_IN3	SMA	Entrada 3 del combinador BP4P1
6	C_IN4	SMA	Entrada 4 del combinador BP4P1
7	GND LEE	PIN	Toma a masa del LEE-39+
8	VCC LEE	PIN	Alimentación DC del LEE-39+
9	DATA	PIN	Entrada de datos al DAT-15R5
10	CLOCK	PIN	Señal de sincronismo al DAT-15R5
11	LE	PIN	Señal de rehabilitación al DAT-15R5
12	VCC DAT	PIN	Alimentación DC del DAT-15R5
13	GND DAT	PIN	Toma a masa del DAT-15R5

Tabla. 6.1 Numeración y descripción de los puertos del diseño del prototipo integrado.

CAPÍTULO 8. VALORACION ECONOMICA

En este capítulo se pretende dejar constancia de los costes asociados a la fabricación de los tres prototipos realizados por separado, así como el coste del diseño integrado presentado en el capítulo anterior. Los proveedores a los que se ha recurrido para la compra de material son muy variados; siendo P.W. Circuits [15] para el sustrato y Farnell [16], Mouser [17], RS-Online [18] y AliExpress [19] para el resto de componentes. Los costes asociados que se muestran a continuación no pueden tomarse como precios fijos, ya que estos fluctúan dependiendo del proveedor, del momento de la compra y de las cantidades. Sin embargo, dichos valores pueden tomarse como aproximación por si algún interesado se aventurara en la fabricación de alguno de los tres prototipos fabricados para alguna aplicación donde fueran de utilidad. Por último, remarcar que en la mayoría de las ocasiones no es posible adquirir el número de unidades estrictamente necesarias para el módulo que se quiere implementar, sino que los proveedores ofrecen un precio unitario y un mínimo de unidades para cada componente en particular. Esta particularidad fuerza que el presupuesto total de cada componente sea un poco más elevado que el esperado.

Amplificador LEE-39+

Referencia	Fabricante	Proveedor [Código]	Valor y métrica (mm)	Uds	Precio unitario	Precio
Resistencia	Panasonic	Farnell [231237]	243Ω - 3216	10	0.25€	2.52€
Resistencia	Vishay	Farnell [1469963]	0Ω - 3216	10	0.02€	0.22€
Condens.	Dielectric Labs	Mouser [766-C08BL242X5U NX0T]	2400pF - 2012	5	3.27€	16.35€
Condensador	AVX	RS-Online [7882878]	0,1uF - 1005	10	0.03€	0.30€
Bobina (TCH-80)	-	AliExpress	-	1	16.34€	16.34€
Amplificador (LEE-39+)	-	AliExpress	-	1	10.70€	10.70€
Sustrato (RO4003)	P.W Circuits LTD	-	-	30	0.16€	4.8€
Conector SMA	TE Connectivity	Farnell [1248990]	-	5	1.55€	7.75€
Total						59.98€

Tabla. 8.1 Presupuesto orientativo necesario para el montaje del amplificador LEE-39+.

Divisor GPS21

Referencia	Fabricante	Proveedor [Código]	Valor y métrica (mm)	Uds	Precio unitario	Precio
Divisor (GPS21+)	AliExpress	-	-	1	9.38€	9.38€
Sustrato (RO4003)	P.W Circuits LTD	-	-	26	0.16€	4.16€
Conector SMA	TE Connectivity	Farnell [1248990]	-	5	1.55€	7.75€
Total						21.29€

Tabla. 8.2 Presupuesto orientativo necesario para el montaje el divisor GP2S1.**Atenuador DAT-15R5-SP+**

Referencia	Fabricante	Proveedor [Código]	Valor y métrica (mm)	Uds	Coste unit.	Coste
Atenuador (DAT-15R5)	AliExpress	-	-	1	12.3€	12.3€
Sustrato (RO4003)	P.W Circuits LTD	-	-	26	0.16€	4.16€
Conector SMA	TE Connectivity	Farnell [1248990]	-	5	1.55€	7.75€
Condensador	AVX	RS-Online [405-9696]	100nF - 0805	5	0.494€	2.47€
Condensador	AVX	RS-Online [464-6391]	100pF - 0603	50	0.037€	1.85€
Resistencia	Multicomp	Farnell [2447230]	10KΩ - 0603	100	0.002€	0.2€
Inversor	Texas Instruments	Farnell [2374249]	-	1	0.37€	0.37€
Conector PCB	Precidip	Mouser [437-8521002030001191]	-	10	0.380€	3.80€
Total						32.55€

Tabla. 8.3 Presupuesto orientativo necesario para el montaje del atenuador DAT-15R5A-SP+.

Prototipo integrado

Referencia	Fabricante	Proveedor [Código]	Valor y métrica (mm)	Uds	Coste Unit.	Coste
Combinador (BP4P1)	Analog Devices	-	-	1	9.31€	9,31€
Atenuador (DAT-15R5)	AliExpress	-	-	1	12.3€	12.3€
Amplificador (LEE-39+)	AliExpress	-	-	1	10.70€	10.70€
Divisor (GPS21+)	AliExpress	-	-	1	9,38€	9.38€
Condensador	AVX	RS-Online [405-9696]	100nF - 0805	5	0.494€	2.47
Condensador	AVX	RS-Online [464-6391]	100pF - 0603	50	0.037€	1.85€
Resistencia	Multicomp	Farnell [2447230]	10K Ω - 0603	100	0.002€	0.2€
Inversor	Texas Instruments	Farnell [2374249]	-	1	0.377€	0.37€
Conector PCB	Precidip	Mouser [437-8521002030001191]	-	10	0.380€	3.80€
Sustrato (RO4003)	P.W Circuits LTD	-	-	95	0.16€	4.16€
Conector SMA	TE Connectivity	Farnell [1248990]	-	5	1.55€	7.75€
Resistencia	Panasonic	Farnell [231237]	243 Ω - 3216	10	0.25€	2.52€
Resistencia	Vishay	Farnell [1469963]	0 Ω - 3216	10	0.02€	0.22€
Condensador	Dielectric Labs	Mouser [766-C08BL242X5UNX0T]	2400pF - 2012	5	3.27€	16.35€
Condensador	AVX	RS-Online [7882878]	0,1uF - 1005	10	0.03€	0.30€
Bobina (TCH-80)	-	AliExpress	-	1	16.34€	16.34€
Conector SMA	TE Connectivity	Farnell [1248990]	-	5	1.55€	7.75€
Total						105.77€

Tabla. 8.4 Presupuesto orientativo necesario para el montaje del prototipo integrado.

CAPÍTULO 9. CONCLUSIONES

En el presente documento han quedado recogidos el diseño y la caracterización de los tres módulos que conforman la etapa de amplificación del sistema receptor híbrido entre óptico y RF.

Primeramente, se han estudiado, diseñado y caracterizado en términos de parámetros S los tres módulos por separado para garantizar su funcionalidad. Después de comparar su comportamiento con los dispositivos comerciales, se pueden obtener tres conclusiones parciales para cada módulo fabricado.

En el caso de la PCB elaborada para el amplificador, se puede concluir que ésta se asemeja mucho al dispositivo comercial, en términos de adaptación en los puertos, aislamiento y ganancia. Aunque el dispositivo comercial presente una mejora de 1 o 2 dB en los términos de comparación, se puede concluir que la PCB fabricada cumple con los requisitos del sistema.

En el caso de la PCB elaborada para el atenuador programable, se puede concluir que la placa fabricada presenta una mejor adaptación en la entrada y la salida que la del dispositivo comercial. Sin embargo, presenta peor aislamiento y atenuación que el propuesto por el fabricante. Una vez comprobado su funcionamiento empíricamente, se han propuesto una serie de ajustes que tratarían de mejorar sus carencias.

En el caso de la PCB elaborada para el divisor de potencia, se puede concluir que el dispositivo fabricado presenta mejoras en términos de adaptación en los puertos y pérdidas de inserción en la banda de frecuencia más alta del sistema a diseñar (a partir de 2 GHz). Sin embargo, presenta peores niveles de aislamiento que el dispositivo comercial. A pesar de ello, el divisor de potencia fabricado presenta unos niveles de aislamiento suficientes para la aplicación a diseñar.

Por último, en este proyecto se ha facilitado un diseño que integra la etapa de amplificación del sistema y se ha añadido un combinador de señales de cuatro puertos. No ha sido posible realizar la fabricación y posterior caracterización del sistema de integración. También se ha proporcionado un presupuesto aproximado asociado a cada uno de los montajes.

CAPÍTULO 10. REFERENCIAS

- [1] *Keysight* (s.f.). [Página principal del software *Advanced Design System* (ADS)]. Recuperado de <http://www.keysight.com/en/pc-1297113/advanceddesign-system-ads?cc=ES&lc=eng>
- [2] *Eagle* (s.f.). [Página principal del software *Eagle* para diseño de PCB]. Recuperado de <http://www.autodesk.com/products/eagle>
- [3] *Mathworks* (s.f.). [Página principal del software *Matlab*]. Recuperado de http://es.mathworks.com/products/matlab.html?s_tid=hp_ff_p_matlab
- [4] *Rogers Corporation* (s.f.). [Datasheet del sustrato RO4003C]. Recuperado de <https://www.rogerscorp.com/documents/726/acm/RO4000-Laminates---Data-sheet.pdf>
- [5] *Minicircuits* (s.f.). [Datasheet del amplificador LEE-39+]. Recuperado de <https://ww2.minicircuits.com/pdfs/LEE-39+.pdf>
- [6] *Minicircuits* (s.f.). [Datasheet del atenuador DAT-15R5A-SP+]. Recuperado de <https://ww2.minicircuits.com/pdfs/DAT-15R5A-SP+.pdf>
- [7] *Minicircuits* (s.f.). [Datasheet del divisor GP2S1+]. Recuperado de <https://ww2.minicircuits.com/pdfs/GP2S1+.pdf>
- [8] *Rogers Corporation* (s.f.). [Datasheet del sustrato RO4350]. Recuperado de <https://www.rogerscorp.com/documents/726/acm/RO4000-Laminates---Data-sheet.pdf>
- [9] *Farnell* (s.f.). [Datasheet del sustrato FR4]. Recuperado de <https://www.farnell.com/datasheets/1644697.pdf>
- [10] *Precidip* (s.f.). [Datasheet del conector 802-PP-NNN]. Recuperado de <http://www.precidip.com/pview/802-PP-NNN-10-001101.html>
- [11] *Keysight* (s.f.). [Página principal para la instrumentación]. Recuperado de <https://www.keysight.com/main/home.jsp?nid=-11143.0.00&cc=ES&lc=eng>
- [12] *Texas Instruments* (s.f.). [Datasheet del inversor MSL1]. Recuperado de <http://www.ti.com/lit/ds/symlink/sn74ac14.pdf>
- [13] Trabajo de fin de grado: Diseño de una placa de integración de señales de banda ancha para un sistema coherente óptico (2017). UPC EETAC. Jorge Velasco
- [14] Trabajo de fin de grado: *Hybrid testbed of a free-space laser communications system for atmospheric turbulence compensation* (2016). UPC EETAC. Marta González

[15] *P.W Circuits* (s.f.). [Página principal del distribuidor de componentes]. Recuperado de <http://www.pwcircuits.co.uk/>

[16] *Farnell* (s.f.). [Página principal del distribuidor de componentes]. Recuperado de <http://es.farnell.com/>

[17] *Mouser* (s.f.). [Página principal del distribuidor de componentes]. Recuperado de <https://eu.mouser.com/>

[18] *RS-Online* (s.f.). [Página principal del distribuidor de componentes]. Recuperado de <https://es.rs-online.com/web/>

[19] *Ali Express* (s.f.). [Página principal del distribuidor de componentes]. Recuperado de https://es.aliexpress.com/es_home.htm